

明 細 書

角速度計測装置

技術分野

[0001] 本発明は、例えば角速度を検出するのに好適に用いられる角速度計測装置に関する。

背景技術

[0002] 一般に、角速度計測装置として、基板上に角速度検出素子と信号処理素子とを実装したものが知られている(例えば、特許文献1参照)。この場合、角速度検出素子は、直交する3軸のうち第1、第2の軸方向に振動可能に設けられた振動体と、駆動信号により該振動体を第1の軸方向に振動させる駆動手段と、前記振動体が第1の軸方向に振動した状態で第3の軸周りに角速度が加わったときに前記振動体が第2の軸方向に変位するのを検出して検出信号を出力する変位検出手段とによって構成されている。また、基板には、角速度検出素子の駆動手段、変位検出手段にそれぞれ接続された駆動用配線、検出用配線が設けられ、これらの配線を通じて角速度検出素子と信号処理素子との間が接続されていた。

[0003] 特許文献1:特開平10-300475号公報

[0004] この種の従来技術による角速度計測装置は、信号処理素子から駆動用配線を通じて角速度検出素子に向けて駆動信号を入力すると、駆動手段は該駆動信号に基づいて振動体を第1の軸方向に振動させる。この状態で、第3の軸周りに角速度が加わると、振動体には第2の軸方向に対してコリオリ力が作用する。これにより、振動体は角速度に応じて第2の軸方向に変位するから、変位検出手段は、第2の軸方向に対する振動体の変位量を静電容量等の変化として検出し、角速度に応じた検出信号を出力する。そして、信号処理素子は、変位検出手段からの検出信号を検出用配線を通じて受け取り、この検出信号に対して各種の演算処理を施すことによって、角速度を算出していた。

[0005] ところで、検出用配線は $M\Omega$ ($\times 10^6\Omega$) オーダーの高インピーダンスであるため、上述した従来技術では、駆動用配線と検出用配線との間の結合容量を介してクロス

トークが発生し、駆動信号が検出信号に混入することがある。このとき、従来技術による駆動用配線と検出用配線とはいずれも基板の表面に設けられているから、高インピーダンスな検出用配線の周囲に十分なシールドを設けることができず、駆動用配線と検出用配線との間の結合容量を小さくすることができなかつた。このため、従来技術では、符号の異なる2つの駆動信号と検出信号とに応じて駆動用配線と検出用配線とをそれぞれ2本ずつ設けると共に、これらの2本ずつの駆動用配線と検出用配線との間で結合容量のバランスを調整し、クロストークを相殺していた。

[0006] しかし、このような従来技術の構成でも、駆動用配線と検出用配線との間の結合容量はその絶対値が大きいから、配線等のばらつきによって僅かな結合容量(例えば、数fF程度)が残存する。このとき、例えば微弱な角速度を検出するときには、検出信号も非常に微小な信号となるから、僅かな結合容量によるクロストークでも検出感度に比べて大きな静止時出力を発生させる。この結果、静止時出力のずれやオフセット温度ドリフト特性に大きな影響を与えるという問題があった。

[0007] また、従来技術では、結合容量を小さくするために、2本の検出用配線に対して駆動用配線を対称形状をなして形成していた。しかし、この場合には、配線の引き回しが制約され、配線等を含めた実装面積が大きくなると共に、角速度検出素子、信号処理素子等の配置自由度も低下するという問題があった。

[0008] さらに、従来技術では、配線の引き回しが制約されると共に、素子の配置自由度も低いから、角速度検出素子を基板上にフリップチップ実装することが難しかった。即ち、角速度検出素子を基板上にフリップチップ実装するためには、素子側の電極に対応して基板側の電極(配線)を高密度で配置する必要があるのに加え、結合容量を小さくするために配線を対称性をもって形成する必要がある。これに対し、従来技術では、上述のように配線の引き回し等が制約されるため、配線を高密度かつ対称性をもって形成することができなかつた。この結果、従来技術では、基板に対して角速度検出素子をワイヤボンディング実装していたから、他の部品の実装工程と共用できず、生産性が低下すると共に、ワイヤ間の結合容量を通じてクロストークが混入し、静止時出力のずれとオフセット温度ドリフト特性が悪化するという問題もあった。

発明の開示

- [0009] 本発明は上述した従来技術の問題に鑑みなされたもので、本発明の目的は、高インピーダンスな検出用配線を効率良くシールドできると共に、配線の引き回しや素子配置の制約を無くし、実装面積を低減することができる角速度計測装置を提供することにある。
- [0010] (1). 上述した課題を解決するために、本発明は、基板と、該基板に設けられ、直交する3軸のうち第1, 第2の軸方向に振動可能に設けられた振動体と、駆動信号により該振動体を第1の軸方向に振動させる駆動手段と、前記振動体が第1の軸方向に振動した状態で第3の軸周りに角速度が加わったときに前記振動体が第2の軸方向に変位するのを検出して検出信号を出力する変位検出手段とからなる角速度検出素子と、前記基板に設けられ、該角速度検出素子の駆動手段に接続された駆動用配線と、前記基板に設けられ、前記角速度検出素子の変位検出手段に接続された検出用配線と、前記基板に設けられ、前記駆動用配線と検出用配線とに接続された信号処理手段とを備えてなる角速度計測装置に適用される。
- [0011] そして、本発明が採用する構成の特徴は、前記基板は複数の絶縁層からなる多層基板を用いて構成し、該多層基板の内部には、2つの絶縁層の間に前記検出用配線を配置し、前記多層基板には、その厚さ方向に対して前記検出用配線と異なる位置に、前記検出用配線と対向したインピーダンスの低い低インピーダンス配線を設け、前記角速度検出素子には、前記多層基板との実装面側に位置して前記駆動手段に接続された素子側駆動用電極と、前記変位検出手段に接続された素子側検出用電極と、前記素子側駆動用電極および素子側検出用電極の間に位置して素子側駆動用電極および素子側検出用電極の間の結合を遮断する素子側低インピーダンス電極とを設け、前記多層基板の表面には、前記駆動用配線に接続され前記素子側駆動用電極と対向する基板側駆動用電極と、前記検出用配線に接続され前記素子側検出用電極と対向する基板側検出用電極と、前記基板側駆動用電極および基板側検出用電極の間に位置して前記基板側駆動用電極および基板側検出用電極の間の結合を遮断する基板側低インピーダンス電極とを設け、前記角速度検出素子を前記多層基板の表面に金属バンプを用いて実装し、前記素子側駆動用電極と基板側駆動用電極とを該金属バンプを用いて接続し、前記素子側検出用電極と基板側

検出用電極とを前記金属バンプを用いて接続し、前記素子側低インピーダンス電極と基板側低インピーダンス電極とを低インピーダンスの基準電位に接続し、前記素子側低インピーダンス電極と基板側低インピーダンス電極との少なくとも一部を互いに対向させたことにある。

- [0012] このように構成したことにより、検出用配線を多層基板の内部に設けると共に、多層基板には、厚さ方向に対して該検出用配線と異なる位置に検出用配線と対向した低インピーダンス配線を設けたから、低インピーダンス配線を用いて高インピーダンスの検出用配線をシールドすることができる。このため、駆動用配線と検出用配線との間で駆動信号が検出信号に混入するのを防ぐことができ、静止時出力のずれを防止し、オフセット温度ドリフト特性を向上させることができる。
- [0013] また、角速度検出素子等が実装される基板として多層基板を用いるから、従来技術のように単層の基板を用いた場合に比べて、駆動用配線、検出用配線等に対する引き回しの制約を無くすことができ、素子等の配置の自由度も高めることができる。この結果、配線等を含めた実装面積を低減することができ、装置全体を小型化することができる。
- [0014] さらに、多層基板を用いることによって配線を自由に引き回すことができるから、多層基板の表面には、角速度検出素子と接続するための電極を高密度に配置できると共に、例えば駆動用配線と検出用配線とを対称性をもって配置することができる。このため、多層基板上に角速度検出素子をフリップチップ実装することができ、ワイヤボンディング実装した場合に比べて、生産性や検出感度を向上することができる。
- [0015] また、角速度検出素子の実装面には素子側駆動用電極と素子側検出用電極との間に位置して素子側低インピーダンス電極を設けたから、素子側低インピーダンス電極によって素子側駆動用電極と素子側検出用電極との間の結合を遮断することができる。ここで、多層基板に対して角速度検出素子を金属バンプを用いてフリップチップ実装したときには、素子側駆動用電極と基板側駆動用電極は互いに対向した状態で接続されると共に、素子側検出用電極と基板側検出用電極も互いに対向した状態で接続される。このため、素子側低インピーダンス電極は基板側駆動用電極と基板側検出用電極との間に配置されるから、素子側低インピーダンス電極によって基板

側駆動用電極と基板側検出用電極との間の結合をも遮断することができる。この結果、これらの電極間でクロストークが生じるのを防止でき、オフセット温度ドリフト特性等を向上させることができる。

[0016] 一方、多層基板の表面には基板側駆動用電極と基板側検出用電極との間に位置して基板側低インピーダンス電極を設けたから、基板側低インピーダンス電極によって基板側駆動用電極と基板側検出用電極との間の結合を遮断することができる。ここで、多層基板に対して角速度検出素子を金属バンプを用いてフリップチップ実装したときには、素子側駆動用電極と基板側駆動用電極は互いに対向した状態で接続されると共に、素子側検出用電極と基板側検出用電極も互いに対向した状態で接続される。このため、基板側低インピーダンス電極は素子側駆動用電極と素子側検出用電極との間に配置されるから、基板側低インピーダンス電極によって素子側駆動用電極と素子側検出用電極との間の結合をも遮断することができる。この結果、これらの電極間でクロストークが生じるのを防止でき、オフセット温度ドリフト特性等を向上させることができる。

[0017] さらに、本発明では、多層基板に角速度検出素子を金属バンプを用いてフリップチップ実装したときには、素子側低インピーダンス電極と基板側低インピーダンス電極とは少なくとも一部が互いに対向する構成とした。このとき、素子側低インピーダンス電極と基板側低インピーダンス電極とが互いに対向する対向部位は、基板側駆動用電極と基板側検出用電極との間に位置するのに加え、素子側駆動用電極と素子側検出用電極との間にも位置する。このため、2つの低インピーダンス電極の対向部位を用いて、基板側駆動用電極と素子側検出用電極との間の結合を遮断できると共に、素子側駆動用電極と基板側検出用電極との間の結合をも遮断することができる。この結果、基板側の電極と素子側の電極との間でもクロストークが生じるのを防止でき、オフセット温度ドリフト特性等を向上させることができる。

[0018] (2). また、本発明が採用する他の構成の特徴は、前記基板は複数の絶縁層からなる多層基板を用いて構成し、該多層基板の内部には、2つの絶縁層の間に前記検出用配線を配置し、前記多層基板には、その厚さ方向に対して前記検出用配線と異なる位置に、前記検出用配線と対向したインピーダンスの低い低インピーダンス配線

を設け、前記角速度検出素子には、前記多層基板との実装面側に位置して前記駆動手段に接続された素子側駆動用電極と、前記変位検出手段に接続された素子側検出用電極と、前記素子側駆動用電極または素子側検出用電極を取り囲み素子側駆動用電極および素子側検出用電極の間の結合を遮断する素子側低インピーダンス電極とを設け、前記多層基板の表面には、前記駆動用配線に接続され前記素子側駆動用電極と対向する基板側駆動用電極と、前記検出用配線に接続され前記素子側検出用電極と対向する基板側検出用電極と、前記基板側駆動用電極または基板側検出用電極を取り囲み前記基板側駆動用電極および基板側検出用電極の間の結合を遮断する基板側低インピーダンス電極とを設け、前記角速度検出素子を前記多層基板の表面に金属バンプを用いて実装し、前記素子側駆動用電極と基板側駆動用電極とを該金属バンプを用いて接続し、前記素子側検出用電極と基板側検出用電極とを前記金属バンプを用いて接続し、前記素子側低インピーダンス電極と基板側低インピーダンス電極とを低インピーダンスの基準電位に接続し、前記素子側低インピーダンス電極と基板側低インピーダンス電極との少なくとも一部を、前記素子側駆動用電極と素子側検出用電極との間で互いに対向させたことにある。

[0019] このように構成したことにより、低インピーダンス配線を用いて高インピーダンスの検出用配線をシールドすることができる。このため、駆動用配線と検出用配線との間で駆動信号が検出信号に混入するのを防ぐことができ、静止時出力のずれを防止し、オフセット温度ドリフト特性を向上させることができる。

[0020] また、角速度検出素子等が実装される基板として多層基板を用いるから、素子等の配置の自由度も高めることができる。この結果、配線等を含めた実装面積を低減することができ、装置全体を小型化することができる。

[0021] さらに、多層基板を用いることによって配線を自由に引き回すことができるから、多層基板の表面や角速度検出素子の実装面には駆動用電極、検出用電極を自由な位置に配置することができる。このため、多層基板上に角速度検出素子をフリップチップ実装することができ、ワイヤボンディング実装した場合に比べて、生産性や検出感度を向上することができる。

[0022] また、角速度検出素子の実装面には素子側駆動用電極または素子側検出用電極

を取り囲む素子側低インピーダンス電極を設けたから、素子側低インピーダンス電極によって素子側駆動用電極と素子側検出用電極との間の結合を遮断することができる。一方、多層基板の表面には基板側駆動用電極または基板側検出用電極を取り囲む基板側低インピーダンス電極を設けたから、基板側低インピーダンス電極によって基板側駆動用電極と基板側検出用電極との間の結合を遮断することができる。

[0023] さらに、本発明では、多層基板に角速度検出素子を金属バンプを用いてフリップチップ実装したときには、素子側低インピーダンス電極と基板側低インピーダンス電極とは少なくとも一部が前記素子側駆動用電極と素子側検出用電極との間で互いに対向する構成とした。このとき、素子側低インピーダンス電極と基板側低インピーダンス電極とが互いに対向する対向部位は、素子側駆動用電極と素子側検出用電極との間に位置するのに加え、基板側駆動用電極と基板側検出用電極との間に位置する。このため、2つの低インピーダンス電極の対向部位を用いて、基板側駆動用電極と素子側検出用電極との間の結合を遮断できると共に、素子側駆動用電極と基板側検出用電極との間の結合をも遮断することができる。この結果、基板側の電極と素子側の電極との間でもクロストークが生じるのを防止でき、オフセット温度ドリフト特性等を向上させることができる。

[0024] (3). この場合、本発明では、前記素子側低インピーダンス電極と基板側低インピーダンス電極とが互いに対向する対向部位は、前記素子側検出用電極および基板側検出用電極を取り囲む構成としてもよい。

これにより、2つの低インピーダンス電極の対向部位は、素子側と基板側の両方の検出用電極を取り囲むから、これらの検出用電極と素子側駆動用電極、基板側駆動用電極との間の結合を確実に遮断することができる。この結果、駆動用電極と検出用電極との間でクロストークが生じるのを防止でき、オフセット温度ドリフト特性等を向上させることができる。

図面の簡単な説明

[0025] [図1]図1は本発明の第1の実施の形態による角速度計測装置を示す斜視図である。

[図2]図2は図1中の角速度検出素子を示すブロック図である。

[図3]図3は図1中の角速度検出素子と多層基板とを分解した状態で拡大して示す分

解斜視図である。

[図4]図4は図3中の角速度検出素子を示す底面図である。

[図5]図5は図3中の多層基板をレジスト膜を省いた状態で示す平面図である。

[図6]図6は第1の実施の形態による角速度検出素子のグランド電極と多層基板のグランド電極とが互いに対向する部位を示す説明図である。

[図7]図7は角速度計測装置を図1中の矢示VII－VII方向からみた断面図である。

[図8]図8は角速度計測装置を図1中の矢示VIII－VIII方向からみた断面図である。

[図9]図9は図1中の多層基板を分解して示す分解斜視図である。

[図10]図10は第2の実施の形態による角速度計測装置を示す正面図である。

[図11]図11は第3の実施の形態による角速度検出素子と多層基板とを分解した状態で拡大して示す分解斜視図である。

[図12]図12は図11中の角速度検出素子を示す底面図である。

[図13]図13は図11中の多層基板をレジスト膜を省いた状態で示す平面図である。

[図14]図14は第3の実施の形態による角速度検出素子のグランド電極と多層基板のグランド電極とが互いに対向する部位を示す説明図である。

[図15]図15は第3の実施の形態による多層基板を分解して示す分解斜視図である。

[図16]図16は第1の変形例による角速度検出素子を示す底面図である。

[図17]図17は第1の変形例による角速度検出素子のグランド電極と多層基板のグランド電極とが互いに対向する部位を示す説明図である。

[図18]図18は第4の実施の形態による角速度検出素子を示す底面図である。

[図19]図19は第4の実施の形態による多層基板をレジスト膜を省いた状態で示す平面図である。

[図20]図20は第4の実施の形態による角速度検出素子のグランド電極と多層基板のグランド電極とが互いに対向する部位を示す説明図である。

符号の説明

- [0026] 1 角速度検出素子
 2 素子基板
 3, 4 振動体

5A, 5B, 6A, 6B 駆動部(駆動手段)
7A, 7B, 8A, 8B 検出部(変位検出手段)
9~12, 71~74, 121~124 素子側駆動用電極
13, 14, 75, 76, 125, 126 素子側検出用電極
15, 77, 127 グランド電極(素子側低インピーダンス電極)
21, 81, 128 多層基板
22~24, 82~85 絶縁層
29~32, 91~94, 129~132 基板側駆動用電極
33, 34, 95, 96, 133, 134 基板側検出用電極
35, 97, 97', 135 グランド電極(基板側低インピーダンス電極)
41, 42, 102, 103 駆動用配線
43, 44, 105, 106 検出用配線
45, 50, 51, 107, 112, 113 グランド電極(低インピーダンス配線)

発明を実施するための最良の形態

- [0027] 以下、本発明の好ましい実施の形態による角速度計測装置について、添付図面を参照しつつ詳細に説明する。
- [0028] ここで、図1ないし図9は第1の実施の形態を示している。図において、1は後述する多層基板21に搭載される振動型ジャイロ素子からなる角速度検出素子を示している。該角速度検出素子1は、図2に示すように、直交する3軸のうち素子基板2と平行な第1、第2の軸方向(X軸方向、Y軸方向)に変位可能な振動体3、4と、該振動体3、4をX軸方向に振動させるための駆動手段としての駆動部5A、5B、6A、6Bと、前記振動体3、4がY軸方向に変位するのを検出する変位検出手段としての検出部7A、7B、8A、8Bとによって大略構成されている。
- [0029] ここで、素子基板2は例えばガラス基板等を用いて形成されている。また、振動体3、4、駆動部5A、5B、6A、6B、検出部7A、7B、8A、8Bは、例えば素子基板2上に陽極接合されたシリコン基板に対してエッチング等の微細加工を施すことによって形成されている。また、振動体3、4は梁(図示せず)等を用いてX軸方向、Y軸方向に変位可能に支持されると共に、駆動部5A、5B、6A、6B、検出部7A、7B、8A、8B

は例えば櫛歯状の電極によって構成されている。

[0030] さらに、素子基板2の裏面(実装面)には、図2ないし図4に示すように、素子側駆動用電極9～12、素子側検出用電極13, 14および素子側低インピーダンス電極としてのグランド電極15が設けられている。そして、駆動部5A, 5B, 6A, 6Bは、スルーホール等を用いて素子側駆動用電極9, 10, 11, 12にそれぞれ接続されると共に、検出部7A, 8Bは素子側検出用電極13に接続され、検出部7B, 8Aは素子側検出用電極14に接続されている。また、グランド電極15は、後述する多層基板21側のグランド電極35に接続されている。これにより、グランド電極15は、低インピーダンスの基準電位としてのグランド電位に保持されると共に、振動体3, 4は該グランド電極15に接続されている。

[0031] これにより、駆動部5A, 5Bに互いに逆位相となった電圧等の駆動信号 V_{d1} , V_{d2} を印加すると、この駆動信号 V_{d1} , V_{d2} に応じて振動体3と駆動部5A, 5Bとの間に静電引力が作用し、振動体3はX軸方向に振動する。そして、この状態で素子基板2に垂直なZ軸方向に角速度 Ω が加わると、振動体3にはコリオリ力が作用し、振動体3はY軸方向に変位(振動)する。このとき、検出部7A, 7Bと振動体3との間の静電容量が変化するから、検出部7A, 7Bは、この静電容量に応じた電圧等を検出信号 V_{s1} , V_{s2} として出力する。

[0032] 同様に、駆動部6A, 6Bにも互いに逆位相の駆動信号 V_{d2} , V_{d1} が印加されるから、振動体4にZ軸方向の角速度 Ω が加わると、振動体4はY軸方向に変位(振動)する。このため、検出部8A, 8Bは、振動体4との間の静電容量に応じた電圧等を検出信号 V_{s3} , V_{s4} として出力する。

[0033] なお、駆動部5A, 6Bには駆動信号 V_{d1} が入力され、駆動部5B, 6Aには駆動信号 V_{d2} が入力されるから、振動体3, 4はX軸方向に対して互いに逆方向に振動する構成となっている。また、振動体3, 4はほぼ同じ形状に形成されているから、これらの振動体3, 4に同じ角速度 Ω が作用すると、検出部7A, 8Bの検出信号 V_{s1} , V_{s4} の変化量は同じ値となると共に、検出部7B, 8Aの検出信号 V_{s2} , V_{s3} の変化量も同じ値となるものである。一方、振動体3, 4に対してY軸方向の同じ加速度が作用すると、検出部7A, 8Bの検出信号 V_{s1} , V_{s4} の変化量は逆符号(正負が逆)で同じ値となり

、検出部7B, 8Aの検出信号Vs2, Vs3も逆符号で同じ値となるものである。このため、検出部7A, 8Bを素子側検出用電極13に接続すると共に、検出部7B, 8Aを素子側検出用電極14に接続することによって、検出信号Vs1～Vs4から加速度成分を除去し、角速度成分のみを出力する構成となっている。

[0034] ここで、素子側駆動用電極9～12、素子側検出用電極13, 14は、それぞれ島状に形成されている。また、素子側駆動用電極9, 10と素子側駆動用電極11, 12は、図3および図4に示すように、素子基板2の裏面側に位置して互いにY軸方向に離間した位置に設けられている。これに対し、素子側検出用電極13, 14は、素子基板2の中央部側に配置されている。また、グランド電極15は、素子側駆動用電極9～12、素子側検出用電極13, 14と絶縁されるように素子基板2の裏面のうちこれらの電極9～14の周囲(近傍)を除いた部分に形成されている。このため、グランド電極15は、素子基板2の裏面に全面に亘って形成されている。ただし、グランド電極15には、素子側駆動用電極9, 10の位置と素子側駆動用電極11, 12の位置とにそれぞれ開口16が形成され、素子側検出用電極13, 14の位置に開口17が形成されている。これにより、グランド電極15のうち開口17の周囲に位置する枠状をなす枠部18が、素子側検出用電極13, 14を取り囲むと共に、素子側検出用電極13, 14と素子側駆動用電極9～12との間に配置されている。

[0035] そして、電極9～15は、電極パッド9A～15Aを介して後述する多層基板21側の電極29～35とそれぞれ接続される構成となっている。

[0036] 21は角速度検出素子1等が実装される多層基板を示している。該多層基板21は、図7ないし図9に示すように、例えばアルミナ等のセラミックス材料からなる3層の絶縁層22～24によって構成され、これらの絶縁層22～24は互いに積層されている。そして、多層基板21の表面21Aには第1の電極層25が形成され、絶縁層22, 23間には第2の電極層26が形成され、絶縁層23, 24間には第3の電極層27が形成されると共に、多層基板21の裏面21Bには第4の電極層28が形成されている。

[0037] 29～32は多層基板21の表面21A(最上層の絶縁層22の表面)に設けられた帯状の基板側駆動用電極を示している。該基板側駆動用電極29～32は、素子側駆動用電極9～12と対向した位置に配置されると共に、多層基板21の中央部から外周

部に向けて延びている。そして、基板側駆動用電極29, 30と基板側駆動用電極31, 32はY軸方向に離間して配置され、基板側駆動用電極29, 32は後述の駆動用配線41に接続され、基板側駆動用電極30, 31は後述の駆動用配線42に接続されている。

[0038] 33, 34は多層基板21の表面21Aに設けられた島状の基板側検出用電極を示している。該基板側検出用電極33, 34は、素子側検出用電極13, 14と対向した位置に配置され、基板側駆動用電極29, 30と基板側駆動用電極31, 32との間に位置している。そして、基板側検出用電極33, 34は、後述のスルーホール46, 47を介して多層基板21の内部に設けられた検出用配線43, 44に接続されている。

[0039] 35は多層基板21の表面21Aに設けられた基板側低インピーダンス電極としてのグラウンド電極を示している。該グラウンド電極35は、多層基板21の表面21Aのうち角速度検出素子1と対向する部位全体に形成されている。ただし、グラウンド電極35は、基板側駆動用電極29～32、基板側検出用電極33, 34と絶縁されるように、これらの電極29～34の周囲(近傍)を除いた部分に形成されている。このため、グラウンド電極35には、多層基板21の外側に向けて延びる基板側駆動用電極29～32の位置に各電極29～32に沿って延びる切欠き36がそれぞれ形成されると共に、基板側検出用電極33, 34の位置には開口37が形成されている。これにより、グラウンド電極35のうち開口37の周囲に位置する枠状をなす枠部38が、基板側検出用電極33, 34を取り囲むと共に、基板側検出用電極33, 34と基板側駆動用電極29～32との間に配置されている。

[0040] また、多層基板21に角速度検出素子1をフリップチップ実装したときには、多層基板21側のグラウンド電極35は角速度検出素子1側のグラウンド電極15に対して互いに対向し(重なり合い)、グラウンド電極15, 35の対向部位A11, A12(図6中で破線で囲む部位)が形成される。このとき、グラウンド電極15, 35の対向部位A11は、素子側検出用電極13, 14を取り囲むと共に、基板側検出用電極33, 34を取り囲む枠状に形成される。これにより、グラウンド電極15, 35の対向部位A11は、素子側駆動用電極9～12と素子側検出用電極13, 14との間に配置されている。

[0041] また、グラウンド電極15, 35の対向部位A12は、対向部位A11のY軸方向両側に位

置してX軸方向に延びる帯状に形成される。そして、グランド電極15、35の対向部位A12は、対向部位A11との間に素子側駆動用電極9～12、基板側検出用電極33、34を挟んでいる。

[0042] また、グランド電極35は後述の信号処理回路部52に向けて延びるグランド配線39に接続されている。これにより、グランド電極35は、信号処理回路部52のグランド電極(図示せず)に接続され、低インピーダンスの基準電位としてグランド電位に保持されている。

[0043] さらに、多層基板21の表面には略全面に亘ってレジスト膜40が設けられている。そして、レジスト膜40は電極29～35を覆っている。ただし、各電極29～35のうち電極パッド29A～35Aは露出している。これにより、電極29～35は、電極パッド29A～35A上に設けられた例えば金等の導電性金属材料からなる金属バンプBを用いて角速度検出素子1の電極パッド9A～15Aに接続され、角速度検出素子1が多層基板21にフリップチップ実装される構成となっている。

[0044] 41、42は多層基板21の表面21Aに設けられた駆動用配線を示している。該駆動用配線41、42は、図1および図9に示すように多層基板21のY軸方向に向けて延び、基板側駆動用電極29～32と信号処理回路部52との間を接続すると共に、電極29～35、グランド配線39と共に第1の電極層25を構成している。ここで、駆動用配線41は基板側駆動用電極29、32に接続されている。一方、駆動用配線42は、グランド配線39を挟んで駆動用配線41とはX軸方向の反対側に位置し、基板側駆動用電極30、31に接続されている。これにより、駆動用配線41、42は、信号処理回路部52から印加される互いに逆位相の駆動信号Vd1、Vd2を基板側駆動用電極29～32に供給し、角速度検出素子1の振動体3、4をX軸方向に振動させるものである。

[0045] 43、44は多層基板21の内部に設けられた検出用配線を示している。該検出用配線43、44は、絶縁層23、24間に位置して角速度検出素子1から信号処理回路部52に向けて互いに平行にY軸方向に延びている。また、絶縁層23、24間には、検出用配線43、44をそれぞれ取り囲む低インピーダンス配線としてのグランド電極45が設けられている。ここで、該グランド電極45は、スルーホール(図示せず)等を介して信号処理回路部52のグランド電極(図示せず)に接続されている。そして、検出用配

線43, 44は、グランド電極45と共に、第3の電極層27を構成している。

- [0046] また、検出用配線43, 44は、その一端側がスルーホール46, 47を介して基板側検出用電極33, 34に接続されると共に、他端側がスルーホール48, 49を介して信号処理回路部52に接続されている。
- [0047] 50は絶縁層22, 23間に設けられた低インピーダンス配線としてのグランド電極を示している。該グランド電極50は、検出用配線43, 44の略全長に亘って対向して絶縁層23の表面側を略全面に亘って覆っている。ただし、グランド電極50は、検出用配線43, 44等と絶縁するためにスルーホール46～49の周囲を除いた位置に形成されている。また、グランド電極50は、スルーホール(図示せず)等を介して信号処理回路部52のグランド電極(図示せず)に接続されると共に、第2の電極層26を構成している。そして、グランド電極50は、駆動用配線41, 42と検出用配線43, 44との間に配置され、これらの間の結合容量を小さくしている。
- [0048] 51は多層基板21の裏面21Bに設けられた低インピーダンス配線としてのグランド電極を示している。該グランド電極51は、検出用配線43, 44の略全長に亘って対向して裏面21Bを略全面に亘って覆い、スルーホール(図示せず)等を介して信号処理回路部52のグランド電極(図示せず)に接続されると共に、第4の電極層28を構成している。そして、グランド電極50は、駆動用配線41, 42と検出用配線43, 44との間の結合容量を小さくすると共に、外部からのノイズ(雑音信号)が検出用配線43, 44に混入するのを防止している。
- [0049] 52は多層基板21の表面21Aに設けられた信号処理手段としての信号処理回路部を示している。該信号処理回路部52は、ベアチップIC52A、各種の能動素子、受動素子からなる回路部品52B等によって構成されると共に、例えばベアチップIC52Aはフリップチップ実装され、回路部品52Bはリフローによる半田付けによってSMD実装(表面実装)されている。
- [0050] また、信号処理回路部52は、駆動用配線41, 42、検出用配線43, 44、グランド配線39、グランド電極45, 50, 51にそれぞれ接続されると共に、多層基板21の表面21Aに設けられたグランド配線53、電源配線54、出力信号配線55にも接続されている。そして、信号処理回路部52は、グランド配線53を介して外部のグランドに接続さ

れると共に、電源配線54を介して駆動電源電圧が供給される。これにより、信号処理回路部52は、互いに逆位相の駆動信号Vd1, Vd2を駆動用配線41, 42を介して角速度検出素子1に供給すると共に、角速度検出素子1からの検出信号Vs1～Vs4を検出用配線43, 44を介して受け取り、各種の演算処理等を施すことによって角速度Ωに応じた出力信号Voを出力する。また、信号処理回路部52は、この出力信号Voを出力信号配線55を介して外部に向けて出力する。

[0051] 本実施の形態による角速度計測装置は上述の如き構成を有するもので、次にその作動について説明する。

[0052] まず、信号出力回路部52が駆動用配線41, 42に対して互いに逆位相な駆動信号Vd1, Vd2を出力すると、駆動信号Vd1, Vd2は駆動用電極9～12, 29～32を通じて角速度検出素子1の駆動部5A, 5B, 6A, 6Bに印加される。これにより、振動体3, 4に静電引力が作用し、振動体3, 4はX軸に沿って図2中の矢示a1, a2方向に振動する。この状態でZ軸周りの角速度Ωが作用すると、振動体3, 4には以下の数1に示すコリオリ力が作用するから、振動体3, 4は角速度Ωに応じてY軸に沿って図2中の矢示b1, b2方向に変位、振動する。

[0053] [数1]

$$F = 2 \times M \times \Omega \times v$$

但し、M:振動体3, 4の質量

Ω:Z軸周りの角速度

v:振動体3, 4のX軸方向の速度

[0054] このとき、検出部7A, 7B, 8A, 8Bは、振動体3, 4のY軸方向の変位に応じて振動体3, 4との間の静電容量が変化するから、これらの容量変化に応じた検出信号Vs1～Vs4を出力する。これらの検出信号Vs1～Vs4は、検出用電極13, 14で合成することで加速度成分が除去されると共に、検出用電極33, 34と検出用配線43, 44を通じて信号処理回路部52に入力される。このため、信号処理回路部52は、検出信号Vs1～Vs4に対して同期検波等の信号処理を行うことにより、角速度Ωを検出し、出力信号Voとして外部に出力する。

[0055] 然るに、駆動信号Vd1, Vd2、検出信号Vs1～Vs4はいずれも数十kHz程度の比較

的低い周波数を有するのに対し、駆動用配線41, 42と検出用配線43, 44との間の結合容量は非常に小さい(例えば数fF程度)。このため、駆動信号Vd1, Vd2と検出信号Vs1~Vs4とのクロストークは非常に小さいから、角速度計測装置以外の場合にはクロストークによる信号の混入は無視できる程度の大きさである。しかし、角速度検出素子1ではコリオリ力による振動体3, 4の変位が非常に小さいため、駆動信号Vd1, Vd2に比べて検出信号Vs1~Vs4は小さい値となる。また、クロストークの位相と検波の位相とが等しいため、検波でクロストークを除去することができない。このため、駆動信号Vd1, Vd2が僅かに検出信号Vs1~Vs4に混入したときでも、静止時出力のずれとオフセット温度ドリフト特性とが悪化してしまう。

[0056] そこで、従来技術では、駆動信号と検出信号との間のクロストークを相殺するように駆動用配線と検出用配線とを対称形状に形成していたが、この場合には配線の引き回し自由度が制限されるのに加え、角速度検出素子が位置ずれした状態で基板に実装されたときには駆動用配線と検出用配線との結合容量が変化し、クロストークを十分に相殺することができないという問題があった。

[0057] これに対し、本実施の形態によれば、検出用配線43, 44を多層基板21の内部に設けると共に、多層基板21には、厚さ方向に対して該検出用配線43, 44と異なる位置に検出用配線43, 44を覆うグランド電極50, 51を設けたから、グランド電極50, 51を用いて高インピーダンスの検出用配線43, 44をシールドすることができる。このため、駆動用配線41, 42と検出用配線43, 44との間で駆動信号Vd1, Vd2が検出信号Vs1~Vs4に混入するのを防ぐことができ、静止時出力のずれを防止し、オフセット温度ドリフト特性を向上させることができる。

[0058] また、角速度検出素子1等を多層基板21に実装するから、従来技術のように単層の基板を用いた場合に比べて、駆動用配線41, 42、検出用配線43, 44等に対する引き回しの制約を無くすことができ、素子1等の配置の自由度も高めることができる。この結果、配線41~44等を含めた実装面積を低減することができ、装置全体を小型化することができる。

[0059] さらに、多層基板21を用いることによって配線41~44等を自由に引き回すことができるから、例えば駆動用配線41, 42と検出用配線43, 44とを対称性をもって配置

し、駆動用配線41と検出用配線43との間の結合容量を駆動用配線42と検出用配線44との間の結合容量とほぼ同じ値に設定することができる。このため、駆動用配線41, 42と検出用配線43との間で結合が生じるときでも、駆動信号と検出信号との間のクロストークを相殺し、検出感度を高めることができる。

[0060] また、多層基板21を用いることによって配線41～44等を自由に引き回すことができるから、多層基板21の表面21Aには、角速度検出素子1と接続するための電極29～35を高密度に配置できると共に、多層基板21の表面21Aには、素子側駆動用電極9～12、素子側検出用電極13, 14と対向するように、基板側駆動用電極29～32、基板側検出用電極33, 34を自由な位置に配置することができる。このため、多層基板21上に角速度検出素子1をフリップチップ実装することができる。この結果、ワイヤボンディング実装した場合に比べて、生産性を向上することができると共に、ワイヤ等からのノイズの混入がなくなり、検出感度を向上することができる。

[0061] 特に、本実施の形態では、グランド電極50を駆動用配線41, 42と検出用配線43, 44との間に配置する構成としたから、グランド電極50を用いて駆動用配線41, 42と検出用配線43, 44との間を遮断することができ、これらの間のクロストークの発生を確実に防ぐことができる。

[0062] また、角速度検出素子1の実装面には素子側駆動用電極9～12と素子側検出用電極13, 14を設けると共に、多層基板21の表面21Aには基板側駆動用電極29～32と基板側検出用電極33, 34を設け、素子側駆動用電極9～12と基板側駆動用電極29～32とを接続し、素子側検出用電極13, 14と基板側検出用電極33, 34とを接続して、角速度検出素子1を多層基板21にフリップチップ実装する構成としたから、例えば信号処理回路部52をなすベアチップIC52A等の実装工程と一緒に角速度検出素子1を実装することができ、ワイヤボンディング実装した場合に比べて、生産性を向上することができる。

[0063] また、角速度検出素子1の実装面には素子側駆動用電極9～12と素子側検出用電極13, 14との間に位置してグランド電極15を設けたから、グランド電極15によって素子側駆動用電極9～12と素子側検出用電極13, 14との間の結合を遮断することができる。また、多層基板21に角速度検出素子1をフリップチップ実装したときには、

素子側駆動用電極9～12と基板側駆動用電極29～32は互いに対向した状態で接続されると共に、素子側検出用電極13, 14と基板側検出用電極33, 34も互いに対向した状態で接続されるから、グランド電極15は基板側駆動用電極29～32と基板側検出用電極33, 34との間に配置される。このため、グランド電極15によって基板側駆動用電極29～32と基板側検出用電極33, 34との間の結合をも遮断することができる。この結果、これらの電極29～32と電極33, 34との間でクロストークが生じるのを防止でき、オフセット温度ドリフト特性等を向上させることができる。

[0064] さらに、多層基板21の表面21Aには基板側駆動用電極29～32と基板側検出用電極33, 34との間に位置してグランド電極35を設けたから、グランド電極35によって基板側駆動用電極29～32と基板側検出用電極33, 34との間の結合を遮断することができる。このため、角速度検出素子1のグランド電極15との相乗効果によって、駆動用電極9～12, 29～32と検出用電極13, 14, 33, 34との間の結合を確実に遮断することができ、クロストークの遮断効果を高めることができる。

[0065] また、従来技術では、基板に対して角速度検出素子が位置ずれて実装されたときには、基板側の電極パッドと角速度検出素子の電極パッドとの間で結合容量が変化し、クロストークが発生する傾向があった。しかし、本実施の形態では、駆動用電極9～12, 29～32と検出用電極13, 14, 33, 34との間にグランド電極15, 35を設けたから、角速度検出素子1が多層基板21に位置ずれて実装されるときでも、駆動用電極9～12, 29～32と検出用電極13, 14, 33, 34との間にグランド電極15, 35の対向部位A11を配置することができる。この結果、グランド電極15, 35の対向部位A11を用いて駆動用電極9～12, 29～32と検出用電極13, 14, 33, 34との間の結合を遮断し、クロストークの発生を防止することができる。

[0066] また、多層基板21に対して角速度検出素子1を金属バンプBを用いてフリップチップ実装する構成としたから、基板側駆動用電極29～32と素子側駆動用電極9～12とが非常に接近し、例えば数十 μ m程度の隙間を介して互いに対向する。同様に、基板側検出用電極33, 34と素子側検出用電極13, 14も接近した状態で対向する。このため、電極9～14, 29～34を高密度に設けたときには、駆動用電極9～12, 29～32と検出用電極13, 14, 33, 34も接近するから、基板側駆動用電極29～32と

素子側検出用電極13, 14との間でクロストークが生じる傾向があると共に、素子側駆動用電極9～12と基板側検出用電極33, 34との間でもクロストークが生じる傾向がある。

[0067] しかし、本実施の形態では、多層基板21に角速度検出素子1をフリップチップ実装したときには、グランド電極15, 35は少なくとも一部が素子側駆動用電極9～12と素子側検出用電極13, 14との間で互いに対向する構成とした。このとき、グランド電極15, 35が互いに対向する対向部位A11は、素子側駆動用電極9～12と素子側検出用電極13, 14との間に位置するのに加え、基板側駆動用電極29～32と基板側検出用電極33, 34との間に位置する。このため、グランド電極15, 35の対向部位A11を用いて、基板側駆動用電極29～32と素子側検出用電極13, 14との間の結合を遮断できると共に、素子側駆動用電極9～12と基板側検出用電極33, 34との間の結合をも遮断することができる。この結果、多層基板21側の電極29～34と角速度検出素子1側と電極9～14との間でクロストークが生じるのを防止でき、オフセット温度ドリフト特性等を向上させることができる。

[0068] 特に、本実施の形態では、グランド電極15, 35の対向部位A11は、素子側検出用電極13, 14を取り囲むのに加えて、基板側検出用電極33, 34をも取り囲む構成としている。このため、これらの検出用電極13, 14, 33, 34と素子側駆動用電極9～12、基板側駆動用電極29～32との間の結合を確実に遮断することができる。この結果、駆動用電極9～12, 29～33と検出用電極13, 14, 33, 34との間でクロストークが生じるのを確実に防止することができる。

[0069] さらに、グランド電極15, 35の対向部位A11, A12の間に駆動用電極9～12, 29～32を挟む構成としたから、駆動信号Vd1, Vd2を駆動用電極9～12, 29～32の周囲に確実に閉じ込めることができ、クロストークの抑制効果を高めることができる。

[0070] また、多層基板21には角速度検出素子1が実装される部位に位置して基板側検出用電極33, 34と検出用配線43, 44とを接続するスルーホール46, 47を設けた。このため、基板側検出用電極33, 34は角速度検出素子1の素子側検出用電極13, 14と対向する位置にだけ配置すればよく、基板側駆動用電極29～32等の他の電極の引き回し自由度を高めることができる。また、基板側検出用電極33, 34は角速度

検出素子1が実装される部位で多層基板21の内部に設けられた検出用配線43, 44に接続されるから、多層基板21の表面21A側で信号処理回路部52に接続した場合に比べて、外部からのノイズの混入を防止することができ、角速度 Ω の検出感度を高めることができる。

- [0071] また、基板側検出用電極33, 34の長さ寸法(検出部7A, 7B, 8A, 8Bと検出用配線43, 44との間の長さ寸法)を短くすることができるから、基板側検出用電極33, 34等が駆動用電極29～32等に結合するのを抑制することができる。
- [0072] さらに、角速度検出素子1の振動体3, 4、駆動部5A, 5B, 6A, 6Bおよび検出部7A, 7B, 8A, 8Bは、シリコン材料に微細加工を施すことによって形成したから、角速度検出素子1を小型化することができる。また、多層基板21の内部に検出用配線43, 44を設けることによって多層基板21側の電極配置の自由度が高いから、小型化によって角速度検出素子1の外部接続用の電極9～15が高密度に配置されたときでも、多層基板21上に角速度検出素子1をフリップチップ実装することができる。
- [0073] また、角速度検出素子1の検出部7A, 7B, 8A, 8Bは振動体3, 4の変位に応じた静電容量を検出する構成としたから、検出用配線43, 44と駆動用配線41, 42との間の結合容量によって検出信号 $V_{s1} \sim V_{s4}$ が劣化し易い傾向がある。これに対し、本実施の形態では、多層基板21の内部に検出用配線43, 44を配置すると共に、該検出用配線43, 44をグランド電極45, 50, 51で覆う構成としたから、検出用配線43, 44と駆動用配線41, 42との間の結合容量を低減してクロストークの発生を抑制することができる。
- [0074] さらに、多層基板21の絶縁層22～24は例えばアルミナ等の絶縁性のセラミックス材料を用いて形成したから、角速度検出素子1の素子基板2にガラス基板等を用いた場合には、絶縁層22～24に樹脂材料を用いたときに比べて、熱膨張係数の差を小さくすることができ、検出感度や静止時出力の変化を抑制することができる。
- [0075] 次に、図10は本発明による第2の実施の形態を示し、本実施の形態の特徴は、信号処理回路部を構成するベアチップIC、回路部品のうちフリップチップ実装されるベアチップIC等を角速度検出素子と同じ多層基板の表面側に設け、表面実装される回路部品を多層基板の裏面側に設けたことにある。なお、本実施の形態では前記第

1の実施の形態と同一の構成要素に同一の符号を付し、その説明を省略するものとする。

[0076] 61は多層基板21の表面21Aに設けられた信号処理手段としての信号処理回路部を示している。該信号処理回路部61は、第1の実施の形態と同様に、ベアチップIC61A、回路部品61B等によって構成されている。そして、ベアチップIC61Aは角速度検出素子1と同じ多層基板21の表面21A側に位置してフリップチップ実装され、回路部品61Bは角速度検出素子1と異なる多層基板21の裏面21B側に位置してリフローによる半田付けによってSMD実装(表面実装)されている。また、信号処理回路部61は、駆動用配線、検出用配線(いずれも図示せず)等に接続されている。

[0077] かくして、このように構成される本実施の形態でも、第1の実施の形態とほぼ同様の作用効果を得ることができる。そして、特に本実施の形態では、信号処理回路部61のうちフリップチップ実装されるベアチップIC61Aを角速度検出素子1と同じ多層基板21の表面21Aに設けたから、ベアチップIC61Aと角速度検出素子1とを一緒に多層基板21に実装することができ、生産性を向上することができる。また、表面実装される回路部品61Bは角速度検出素子1等と異なる多層基板21の裏面21B側に設けたから、回路部品61Bをリフロー半田付けするときに、角速度検出素子1やベアチップIC61A等の実装面(電極パッド等)がリフロー工程で汚染するのを防ぐことができる。この結果、フリップチップ実装の接合不良等を防ぐことができ、歩留まりや実装の信頼性を向上することができる。

[0078] 次に、図11ないし図15は本発明による第3の実施の形態を示し、本実施の形態の特徴は、駆動用配線を多層基板の内部に配置すると共に、基板側駆動用電極、基板側検出用電極をそれぞれグランド電極を用いて取り囲む構成としたことにある。なお、本実施の形態では前記第1の実施の形態と同一の構成要素に同一の符号を付し、その説明を省略するものとする。

[0079] 71~74は素子基板2の裏面(実装面)に設けられた島状の素子側駆動用電極を示している。該素子側駆動用電極71~74は、第1の実施の形態による素子側駆動用電極9~12とほぼ同様に、駆動部5A、5B、6A、6Bに接続されている。これにより、素子側駆動用電極71~74は、駆動部5A、6Bに駆動信号Vd1を入力し、駆動部5

B, 6Aに駆動信号Vd2を入力するものである。

[0080] また、素子側駆動用電極71, 72と素子側駆動用電極73, 74は、図11および図12に示すように、素子基板2の裏面側に位置して互いにY軸方向に離間した位置に設けられている。

[0081] 75, 76は素子基板2の裏面に設けられた島状の素子側検出用電極を示している。該素子側検出用電極75, 76は、素子側駆動用電極71, 72と素子側駆動用電極73, 74との間に位置して素子基板2の中央部側に配置されている。そして、素子側検出用電極75は検出部7A, 8Bに接続され、素子側検出用電極76は検出部7B, 8Aに接続されている。これにより、素子側検出用電極75, 76は、検出部7A, 7B, 8A, 8Bから出力される検出信号Vs1～Vs4から加速度成分を除去し、角速度成分のみを出力する構成となっている。

[0082] 77は素子基板2の裏面に設けられた素子側低インピーダンス電極としてのグランド電極を示している。該グランド電極77は、素子側駆動用電極71～74、素子側検出用電極75, 76と絶縁されるように素子基板2の裏面のうちこれらの電極71～76の周囲(近傍)を除いた部分に形成されている。このため、グランド電極77は、素子基板2の裏面に全面に亘って形成されている。ただし、グランド電極77には、素子側駆動用電極71, 72の位置と素子側駆動用電極73, 74の位置とにそれぞれ開口78が形成され、素子側検出用電極75, 76の位置に開口79が形成されている。これにより、グランド電極77のうち開口79の周囲に位置する枠状をなす枠部80が、素子側検出用電極75, 76を取り囲むと共に、素子側検出用電極75, 76と素子側駆動用電極71～74との間に配置されている。そして、グランド電極77は、後述する多層基板81側のグランド電極97に接続され、低インピーダンスの基準電位としてグランド電位に保持されている。

[0083] 81は角速度検出素子1等が実装される多層基板を示している。該多層基板81は、図15に示すように、例えばアルミナ等のセラミックス材料からなる4層の絶縁層82～85によって構成され、これらの絶縁層82～85は互いに積層されている。そして、多層基板81の表面81Aには第1の電極層86が形成され、絶縁層82, 83間には第2の電極層87が形成され、絶縁層83, 84間には第3の電極層88が形成され、絶縁層84,

85間には第4の電極層89が形成されると共に、多層基板81の裏面81Bには第5の電極層90が形成されている。

[0084] 91～94は多層基板81の表面81A(最上層の絶縁層82の表面)に設けられた基板側駆動用電極を示している。該基板側駆動用電極91～94は、図13および図14に示すように、島状に形成されると共に、素子側駆動用電極71～74と対向した位置に配置されている。そして、基板側駆動用電極91, 92と基板側駆動用電極93, 94はY軸方向に離間して配置され、基板側駆動用電極91, 94は後述の駆動用配線102に接続され、基板側駆動用電極92, 93は後述の駆動用配線103に接続されている。

[0085] 95, 96は多層基板81の表面81Aに設けられた基板側検出用電極を示している。該基板側検出用電極95, 96は、素子側検出用電極75, 76と対向した位置に配置され、基板側駆動用電極91, 92と基板側駆動用電極93, 94との間に位置している。そして、基板側検出用電極95, 96は、後述のスルーホール108, 109を介して多層基板81の内部に設けられた検出用配線105, 106に接続されている。

[0086] 97は多層基板81の表面81Aに設けられた基板側低インピーダンス電極としてのグランド電極を示している。該グランド電極97は、多層基板81の表面81Aのうち角速度検出素子1と対向する部位全体に形成されている。ただし、グランド電極97は、基板側駆動用電極91～94、基板側検出用電極95, 96と絶縁されるように、これらの電極91～96の周囲(近傍)を除いた部分に形成されている。このため、グランド電極97には、基板側駆動用電極91～94の位置に開口98がそれぞれ形成されると共に、基板側検出用電極95, 96の位置には開口99が形成されている。これにより、グランド電極97のうち開口99の周囲に位置する枠状をなす枠部100が、基板側検出用電極95, 96を取り囲むと共に、基板側検出用電極95, 96と基板側駆動用電極91～94との間に配置されている。そして、グランド電極97は、基板側駆動用電極91～94、基板側検出用電極95, 96等と一緒に後述する第1の電極層86を構成している。

[0087] また、多層基板81に角速度検出素子1をフリップチップ実装したときには、多層基板81側のグランド電極97は角速度検出素子1側のグランド電極77に対して互いに

対向し(重なり合い)、グランド電極77, 97の対向部位A31(図14中で破線で囲む部位)が形成される。このとき、グランド電極77, 97の対向部位A31は、3個の開口A31a, A31b, A31cを有している。そして、開口A31a内には検出用電極75, 76, 95, 96が配置され、開口A31b内には駆動用電極71, 72, 91, 92が配置され、開口A31c内には駆動用電極73, 74, 93, 94が配置されている。このため、グランド電極77, 97の対向部位A31は、素子側検出用電極75, 76と基板側検出用電極95, 96を取り囲むのに加え、素子側駆動用電極71, 72と基板側駆動用電極91, 92を取り囲み、素子側駆動用電極73, 74と基板側駆動用電極93, 94を取り囲んでいる。これにより、グランド電極77, 97の対向部位A31は、素子側駆動用電極71~74と素子側検出用電極75, 76との間に配置されている。

[0088] また、グランド電極97は、スルーホールを介して多層基板81内に設けられた後述のグランド電極104に接続されている。また、該グランド電極104はスルーホールを介して信号処理回路部52に接続されている。このため、グランド電極97は、信号処理回路部52のグランド電極(図示せず)に接続され、低インピーダンスの基準電位としてグランド電位に保持されている。

[0089] さらに、多層基板81の表面には略全面に亘ってレジスト膜101が設けられている。そして、レジスト膜101は電極91~97を覆っている。ただし、各電極91~97のうち電極パッド91A~97Aは露出している。これにより、電極91~97は、電極パッド91A~97A上に設けられた例えば金等の導電性金属材料からなる金属バンプBを用いて角速度検出素子1の電極71~77に接続され、角速度検出素子1が多層基板81にフリップチップ実装される構成となっている。

[0090] 102, 103は絶縁層82, 83間に設けられた駆動用配線を示している。該駆動用配線102, 103は、図15に示すように多層基板81のY軸方向に向けて延び、基板側駆動用電極91~94と信号処理回路部52との間を接続している。また、駆動用配線102, 103は、X軸方向に対して互いに対称形状に形成されている。ここで、駆動用配線102は基板側駆動用電極91, 94に接続され、駆動用配線103は基板側駆動用電極92, 93に接続されている。これにより、駆動用配線102, 103は、信号処理回路部52から印加される互いに逆位相の駆動信号Vd1, Vd2を基板側駆動用電極91

～94に供給し、角速度検出素子1の振動体3, 4をX軸方向に振動させるものである。

- [0091] 104は絶縁層82, 83間に設けられたグランド電極を示している。該グランド電極104は、駆動用配線102, 103をそれぞれ取り囲んでいる。ここで、該グランド電極104は、その一端側がスルーホール(図示せず)を介して多層基板81のグランド電極97に接続され、他端側がスルーホール(図示せず)を介して信号処理回路部52のグランド電極(図示せず)に接続されている。そして、グランド電極104は、駆動用配線102, 103と一緒に第2の電極層87を構成している。
- [0092] 105, 106は多層基板81の内部に設けられた検出用配線を示している。該検出用配線105, 106は、絶縁層84, 85間に位置して角速度検出素子1から信号処理回路部52に向けて互いに平行にY軸方向に延びている。また、絶縁層84, 85間には、検出用配線105, 106をそれぞれ取り囲む低インピーダンス配線としてのグランド電極107が設けられている。ここで、該グランド電極107は、スルーホール(図示せず)等を介して信号処理回路部52のグランド電極(図示せず)に接続されている。そして、検出用配線105, 106は、グランド電極107と共に、第4の電極層89を構成している。
- [0093] また、検出用配線105, 106は、その一端側がスルーホール108, 109を介して基板側検出用電極95, 96に接続されると共に、他端側がスルーホール110, 111を介して信号処理回路部52に接続されている。
- [0094] 112は絶縁層83, 84間に設けられた低インピーダンス配線としてのグランド電極を示している。該グランド電極112は、検出用配線105, 106の略全長に亘って対向して絶縁層84の表面側を略全面に亘って覆っている。ただし、グランド電極112は、検出用配線105, 106等と絶縁するためにスルーホール108～111の周囲を除いた位置に形成されている。また、グランド電極112は、スルーホール(図示せず)等を介して信号処理回路部52のグランド電極(図示せず)に接続されると共に、第3の電極層88を構成している。そして、グランド電極112は、駆動用配線102, 103と検出用配線105, 106との間に配置され、これらの間の結合容量を小さくしている。
- [0095] 113は多層基板81の裏面81Bに設けられた低インピーダンス配線としてのグランド

電極を示している。該グランド電極113は、検出用配線105, 106の略全長に亘って対向して裏面81Bを略全面に亘って覆っている。また、グランド電極113は、スルーホール(図示せず)等を介して信号処理回路部52のグランド電極(図示せず)に接続されると共に、第5の電極層90を構成している。そして、グランド電極113は、駆動用配線102, 103と検出用配線105, 106との間の結合容量を小さくすると共に、外部からのノイズ(雑音信号)が検出用配線105, 106に混入するのを防止している。

[0096] かくして、このように構成される本実施の形態でも、第1の実施の形態とほぼ同様の作用効果を得ることができる。特に、本実施の形態では、駆動用配線102, 103を多層基板81の内部に配置すると共に、基板側駆動用電極91~94、基板側検出用電極95, 96をそれぞれグランド電極97を用いて取り囲む構成としたことにある。このとき、素子側駆動用電極71~74、素子側検出用電極75, 76もそれぞれグランド電極77を用いて取り囲む構成としている。このため、グランド電極77, 97の対向部位A31は、素子側検出用電極75, 76と基板側検出用電極95, 96とを取り囲むのに加え、素子側駆動用電極71~74と基板側駆動用電極91~94を取り囲むことができる。これにより、グランド電極77, 97の対応部位A31は、駆動用電極71~74, 91~94と検出用電極75, 76, 95, 96との間の結合を遮断し、クロストークの発生を確実に防止することができる。

[0097] また、グランド電極77, 97の対向部位A31は、駆動用電極71~74, 91~94を取り囲む構成としたから、検出用電極75, 76, 95, 96に限らず他の電極との間のクロストークも防止することができる。このため、角速度検出素子1に振動体3, 4の駆動方向(X軸方向)の振動を検出するモニタ手段(図示せず)を設けた場合には、例えば図12および図13中に二点鎖線で示すように、グランド電極77, 97の外側に該モニタ手段に接続されたモニタ電極114, 115を設けることができる。このとき、モニタ手段も、変位検出手段と同様に櫛歯状の電極によって構成され、検出信号Vs1~Vs4と同様なモニタ信号を出力する。このため、モニタ信号も駆動信号Vd1, Vd2の影響を受け易い。これに対し、本実施の形態では、グランド電極77, 97の対向部位A31は、駆動用電極71~74, 91~94を取り囲むから、駆動用電極71~74, 91~94とモニタ電極114, 115との間の結合も遮断でき、モニタ信号の検出精度を高めることができ

る。

- [0098] なお、前記第3の実施の形態では、グランド電極77, 97の対向部位A31は、検出用電極75, 76, 95, 96を全周に亘って途切れることなく取り囲む構成とした。しかし、本発明はこれに限らず、例えば図16および図17に示す第1の変形例のように、多層基板81側のグランド電極97'の開口98'を大きく形成したときには、グランド電極77, 97'の対向部位A31'のうち検出用電極75, 76, 95, 96を取り囲む部分が一部途切れる構成となってもよい。第1の変形例でも、検出用電極75, 76, 95, 96と駆動用電極71~74, 91~94との間には、グランド電極77, 97'が互いに対向する対向部位A32'が形成されるから、該対向部位A32'を用いて検出用電極75, 76, 95, 96と駆動用電極71~74, 91~94との間の結合を遮断することができる。
- [0099] 次に、図18ないし図20は本発明による第4の実施の形態を示し、本実施の形態の特徴は、素子側駆動用電極と素子側検出用電極との間にグランド電極を設け、基板側駆動用電極と基板側検出用電極との間にもグランド電極を設け、これら素子側のグランド電極と基板側のグランド電極とのうち少なくとも一部を互いに対向させる構成としたことにある。なお、本実施の形態では前記第1の実施の形態と同一の構成要素に同一の符号を付し、その説明を省略するものとする。
- [0100] 121~124は素子基板2の裏面(実装面)に設けられた島状の素子側駆動用電極を示している。該素子側駆動用電極121~124は、第1の実施の形態による素子側駆動用電極9~12とほぼ同様に、駆動部5A, 5B, 6A, 6Bに接続されている。これにより、素子側駆動用電極121~124は、駆動部5A, 6Bに駆動信号Vd1を入力し、駆動部5B, 6Aに駆動信号Vd2を入力するものである。
- [0101] また、素子側駆動用電極121, 122と素子側駆動用電極123, 124は、図18および図20に示すように、素子基板2の裏面側に位置して互いにY軸方向に離間した位置に設けられている。
- [0102] 125, 126は素子基板2の裏面に設けられた島状の素子側検出用電極を示している。該素子側検出用電極125, 126は、素子側駆動用電極121, 122と素子側駆動用電極123, 124との間に位置して素子基板2の中央部側に配置されている。そして、素子側検出用電極125は検出部7A, 8Bに接続され、素子側検出用電極126は

検出部7B, 8Aに接続されている。これにより、素子側検出用電極125, 126は、検出部7A, 7B, 8A, 8Bから出力される検出信号Vs1~Vs4から加速度成分を除去し、角速度成分のみを出力する構成となっている。

[0103] 127は素子基板2の裏面に2個設けられた素子側低インピーダンス電極としてのグランド電極を示している。ここで、一方のグランド電極127は、素子側駆動用電極121, 122と素子側検出用電極125, 126との間に配置され、他方のグランド電極127は、素子側駆動用電極123, 124と素子側検出用電極125, 126との間に配置されている。そして、これらのグランド電極127は、素子側駆動用電極121~124、素子側検出用電極125, 126と絶縁されるように素子基板2の裏面のうちこれらの電極121~126の周囲(近傍)を除いた部分に形成されている。また、グランド電極127は、後述する多層基板128側のグランド電極135に接続され、低インピーダンスの基準電位としてグランド電位に保持されている。

[0104] 128は角速度検出素子1等が実装される多層基板を示している。該多層基板128は、例えば第3の実施の形態による多層基板81とほぼ同様に、4層の絶縁層82~85によって構成され、その内部には駆動用配線、検出用配線、低インピーダンス配線としてのグランド電極等(いずれも図示せず)が設けられている。

[0105] 129~132は多層基板128の表面128Aに設けられた基板側駆動用電極を示している。該基板側駆動用電極129~132は、図19および図20に示すように、島状に形成されると共に、素子側駆動用電極121~124と対向した位置に配置されている。また、基板側駆動用電極129, 130と基板側駆動用電極131, 132はY軸方向に離間して配置され、基板側駆動用電極129~132は多層基板128内の駆動用配線(図示せず)にそれぞれ接続されている。そして、基板側駆動用電極129, 132には駆動信号Vd1が印加され、基板側駆動用電極130, 131には駆動信号Vd2が印加される構成となっている。

[0106] 133, 134は多層基板128の表面128Aに設けられた基板側検出用電極を示している。該基板側検出用電極133, 134は、素子側検出用電極125, 126と対向した位置に配置され、基板側駆動用電極129, 130と基板側駆動用電極131, 132との間に位置している。そして、基板側検出用電極133, 134は、多層基板81内の検出

用配線(図示せず)に接続されている。

[0107] 135は多層基板128の表面128Aに2個設けられた基板側低インピーダンス電極としてのグランド電極を示している。ここで、一方のグランド電極135は、基板側駆動用電極129, 130と基板側検出用電極133, 134との間に配置され、他方のグランド電極135は、基板側駆動用電極131, 132と基板側検出用電極133, 134との間に配置されている。そして、これらのグランド電極135は、基板側駆動用電極129～132、基板側検出用電極133, 134と絶縁されるように多層基板128の表面128Aのうちこれらの電極129～134の周囲(近傍)を除いた部分に形成されている。

[0108] また、グランド電極135は、スルーホールを介して多層基板128内に設けられたグランド電極(図示せず)に接続されている。そして、グランド電極135は、多層基板128内のグランド電極を通じて信号処理回路部に接続され、低インピーダンスの基準電位としてグランド電位に保持されている。

[0109] また、多層基板128に角速度検出素子1をフリップチップ実装したときには、多層基板128側のグランド電極135は角速度検出素子1側のグランド電極127に対して互いに対向し(重なり合い)、グランド電極127, 135の対向部位A41(図20中で破線で囲む部位)が検出用電極125, 126, 133, 134のY軸方向両側にそれぞれ形成される。このとき、一方のグランド電極127, 135の対向部位A41は、駆動用電極121, 122, 129, 130と検出用電極125, 126, 133, 134との間に配置されている。また、他方のグランド電極127, 135の対向部位A41は、駆動用電極123, 124, 131, 132と検出用電極125, 126, 133, 134との間に配置されている。

[0110] そして、電極129～135は、例えば金等の導電性金属材料からなる金属パンプBを用いて角速度検出素子1の電極121～127に接続され、角速度検出素子1が多層基板128にフリップチップ実装される構成となっている。

かくして、このように構成される本実施の形態でも、第1の実施の形態とほぼ同様の作用効果を得ることができる。特に、本実施の形態では、グランド電極127, 135の対向部位A41を駆動用電極121～124, 129～132と検出用電極125, 126, 133, 134との間に設けたから、グランド電極127, 135の対向部位A41を用いて駆動用電極121～124, 129～132と検出用電極125, 126, 133, 134との間の結合を遮断

し、クロストークの発生を防止することができる。

- [0111] また、本実施の形態では、グランド電極127, 135は駆動用電極121～124, 129～132や検出用電極125, 126, 133, 134を取り囲まず、駆動用電極121～124, 129～132と検出用電極125, 126, 133, 134との間にだけ設ける構成としている。このため、例えば駆動用電極121～124, 129～132の周囲に各種の配線を配置することができ、素子基板2の裏面や多層基板128の表面128Aを有効に利用することができる。
- [0112] なお、前記各実施の形態では、2つの振動体3, 4からなる角速度検出素子1を用いる構成とした。しかし、本発明はこれに限らず、従来技術と同様に、単一の振動体からなる角速度検出素子を用いる構成としてもよい。
- [0113] また、前記第1, 第2の実施の形態では、第3の電極層27をなす検出用配線43, 44を挟んで第2, 第4の電極層26, 28にグランド電極50, 51を設ける構成としたが、必ずしも2つのグランド電極50, 51を両方とも設ける必要はなく、いずれか一方だけを設ける構成としてもよい。第3の実施の形態でも、2つのグランド電極112, 113を設ける構成としたが、いずれか一方のグランド電極だけを設ける構成としてもよい。
- [0114] また、前記各実施の形態では、素子側駆動用電極9～12, 71～74, 121～124、素子側検出用電極13, 14, 75, 76, 125, 126、グランド電極15, 77, 127はこれらの中心に対してX軸方向、Y軸方向に対して対称形状に形成し、素子側検出用電極13, 75, 125と素子側駆動用電極9～12, 71～74, 121～124との結合容量を素子側検出用電極14, 76, 126と素子側駆動用電極9～12, 71～74, 121～124との結合容量とほぼ同じ値に設定している。しかし、本発明はこれに限らず、素子側駆動用電極9～12, 71～74, 121～124と素子側検出用電極13, 14, 75, 76, 125, 126との間にグランド電極15, 77, 127が配置されていれば、上記結合容量が異なる値となってもよい。
- [0115] 同様に、基板側駆動用電極29～32, 91～94, 129～132、基板側検出用電極33, 34, 95, 96, 133, 134、グランド電極35, 97, 135はこれらの中心に対してX軸方向、Y軸方向に対して対称形状に形成し、基板側検出用電極33, 95, 133と基板側駆動用電極29～32, 91～94, 129～132との結合容量を基板側検出用電極34

, 96, 134と基板側駆動用電極29~32, 91~94, 129~132との結合容量とほぼ同じ値に設定しているが、基板側駆動用電極29~32, 91~94, 129~132と基板側検出用電極33, 34, 95, 96, 133, 134との間にグランド電極35, 97, 135が配置されていれば、上記結合容量が異なる値となってもよい。

- [0116] また、前記各実施の形態では、低インピーダンス電極としてグランド電極15, 35, 7, 97, 127, 135を用い、低インピーダンス配線としてグランド電極45, 50, 51, 107, 112, 113を用いる構成とした。しかし、本発明はこれに限らず、低インピーダンス電極、低インピーダンス配線は必ずしもグランドに接続される必要はなく、例えば低インピーダンス配線として低インピーダンスな直流電圧配線を用いる構成としてもよい。
- [0117] さらに、前記第1, 第2の実施の形態では、3層の絶縁層22~24(4層の電極層25~28)からなる多層基板21を用いる構成とし、第3の実施の形態では、4層の絶縁層82~85(5層の電極層86~90)からなる多層基板81を用いる構成とした。しかし、本発明はこれに限らず、例えば5層以上の絶縁層(6層以上の電極層)からなる多層基板を用いる構成としてもよい。
- [0118] また、前記各実施の形態では、絶縁層22~24, 82~85をアルミナ(酸化アルミニウム)を用いて形成したが、他のセラミックス材料を用いて形成してもよく、樹脂材料等の他の絶縁材料を用いて形成してもよい。
- [0119] また、前記各実施の形態では、駆動用配線41, 42, 102, 103は、多層基板21, 81の厚さ方向に対して検出用配線43, 44, 105, 106と異なる位置に配置する構成とした。しかし、本発明はこれに限らず、例えば駆動用配線は、多層基板の厚さ方向に対して検出用配線と異なる他の位置(他の電極層)に設ける構成としてもよく、多層基板の厚さ方向に対して検出用配線と同じ位置に配置する構成としてもよい。
- [0120] 特に、多層基板の厚さ方向に対して駆動用配線と検出用配線とを同じ位置に配置した場合には、多層基板の厚さ方向に対して検出用配線等と異なる位置に低インピーダンス配線を設けるのに加えて、検出用配線等を同じ位置で駆動用配線と検出用配線との間に他の低インピーダンス配線を設ける構成としてもよい。この場合、他の低インピーダンス配線を用いて駆動用配線と検出用配線との間を遮断することができ、これらの間のクロストークの発生を確実に防ぐことができるものである。

[0121] さらに、前記各実施の形態では、低インピーダンス配線として検出用配線43, 44, 105, 106と対向した幅の広いグランド電極50, 51, 112, 113を用いる構成とした。しかし、本発明はこれに限らず、低インピーダンス配線として検出用配線と対向する幅の狭い(細長い)グランド電極を用いる構成としてもよい。また、前記各実施の形態では、低インピーダンス配線としてのグランド電極50, 51, 112, 113は検出用配線43, 44, 105, 106と略全長に亘って対向する構成としたが、低インピーダンス配線は、必ずしも検出用配線と全長に亘って対向する必要はなく、例えば検出用配線の全長のうち一部に対して対向する構成としてもよい。

請求の範囲

[1] 基板と、

該基板に設けられ、直交する3軸のうち第1、第2の軸方向に振動可能に設けられた振動体と、駆動信号により該振動体を第1の軸方向に振動させる駆動手段と、前記振動体が第1の軸方向に振動した状態で第3の軸周りに角速度が加わったときに前記振動体が第2の軸方向に変位するのを検出して検出信号を出力する変位検出手段とからなる角速度検出素子と、

前記基板に設けられ、該角速度検出素子の駆動手段に接続された駆動用配線と、
前記基板に設けられ、前記角速度検出素子の変位検出手段に接続された検出用配線と、

前記基板に設けられ、前記駆動用配線と検出用配線に接続された信号処理手段とを備えてなる角速度計測装置において、

前記基板は複数の絶縁層からなる多層基板を用いて構成し、

該多層基板の内部には、2つの絶縁層の間に前記検出用配線を配置し、

前記多層基板には、その厚さ方向に対して前記検出用配線と異なる位置に、前記検出用配線と対向したインピーダンスの低い低インピーダンス配線を設け、

前記角速度検出素子には、前記多層基板との実装面側に位置して前記駆動手段に接続された素子側駆動用電極と、前記変位検出手段に接続された素子側検出用電極と、前記素子側駆動用電極および素子側検出用電極の間に位置して素子側駆動用電極および素子側検出用電極の間の結合を遮断する素子側低インピーダンス電極とを設け、

前記多層基板の表面には、前記駆動用配線に接続され前記素子側駆動用電極と対向する基板側駆動用電極と、前記検出用配線に接続され前記素子側検出用電極と対向する基板側検出用電極と、前記基板側駆動用電極および基板側検出用電極の間に位置して前記基板側駆動用電極および基板側検出用電極の間の結合を遮断する基板側低インピーダンス電極とを設け、

前記角速度検出素子を前記多層基板の表面に金属バンプを用いて実装し、

前記素子側駆動用電極と基板側駆動用電極とを該金属バンプを用いて接続し、

前記素子側検出用電極と基板側検出用電極とを前記金属バンプを用いて接続し、
前記素子側低インピーダンス電極と基板側低インピーダンス電極とを低インピーダンスの基準電位に接続し、

前記素子側低インピーダンス電極と基板側低インピーダンス電極との少なくとも一部を互いに対向させたことを特徴とする角速度計測装置。

[2] 基板と、

該基板に設けられ、直交する3軸のうち第1、第2の軸方向に振動可能に設けられた振動体と、駆動信号により該振動体を第1の軸方向に振動させる駆動手段と、前記振動体が第1の軸方向に振動した状態で第3の軸周りに角速度が加わったときに前記振動体が第2の軸方向に変位するのを検出して検出信号を出力する変位検出手段とからなる角速度検出素子と、

前記基板に設けられ、該角速度検出素子の駆動手段に接続された駆動用配線と、
前記基板に設けられ、前記角速度検出素子の変位検出手段に接続された検出用配線と、

前記基板に設けられ、前記駆動用配線と検出用配線に接続された信号処理手段とを備えてなる角速度計測装置において、

前記基板は複数の絶縁層からなる多層基板を用いて構成し、

該多層基板の内部には、2つの絶縁層の間に前記検出用配線を配置し、

前記多層基板には、その厚さ方向に対して前記検出用配線と異なる位置に、前記検出用配線と対向したインピーダンスの低い低インピーダンス配線を設け、

前記角速度検出素子には、前記多層基板との実装面側に位置して前記駆動手段に接続された素子側駆動用電極と、前記変位検出手段に接続された素子側検出用電極と、前記素子側駆動用電極または素子側検出用電極を取り囲み素子側駆動用電極および素子側検出用電極の間の結合を遮断する素子側低インピーダンス電極とを設け、

前記多層基板の表面には、前記駆動用配線に接続され前記素子側駆動用電極と対向する基板側駆動用電極と、前記検出用配線に接続され前記素子側検出用電極と対向する基板側検出用電極と、前記基板側駆動用電極または基板側検出用電極

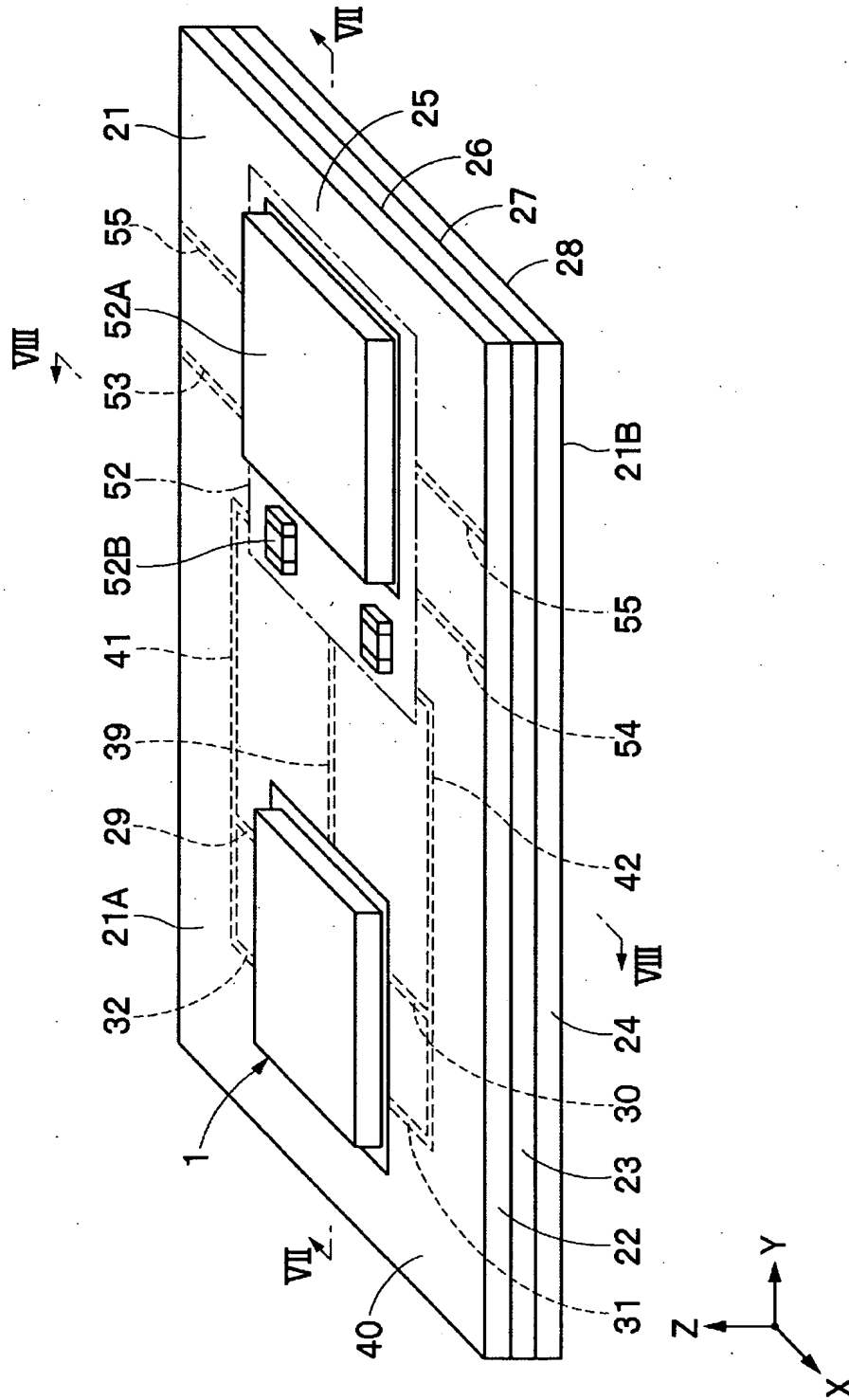
を取り囲み前記基板側駆動用電極および基板側検出用電極の間の結合を遮断する基板側低インピーダンス電極とを設け、

前記角速度検出素子を前記多層基板の表面に金属バンプを用いて実装し、
前記素子側駆動用電極と基板側駆動用電極とを該金属バンプを用いて接続し、
前記素子側検出用電極と基板側検出用電極とを前記金属バンプを用いて接続し、
前記素子側低インピーダンス電極と基板側低インピーダンス電極とを低インピーダンスの基準電位に接続し、

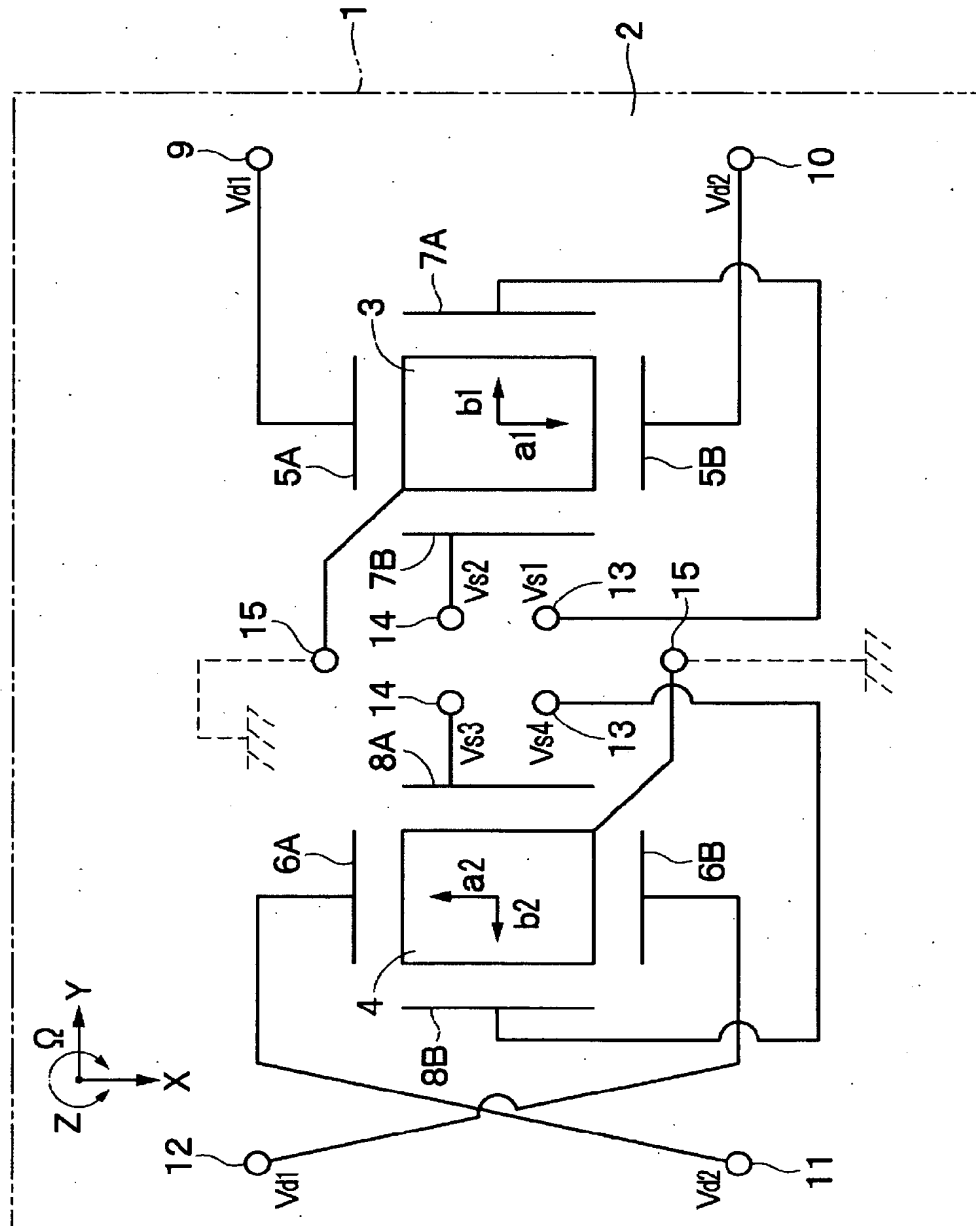
前記素子側低インピーダンス電極と基板側低インピーダンス電極との少なくとも一部を、前記素子側駆動用電極と素子側検出用電極との間で互いに対向させたことを特徴とする角速度計測装置。

- [3] 前記素子側低インピーダンス電極と基板側低インピーダンス電極とが互いに対向する対向部位は、前記素子側検出用電極および基板側検出用電極を取り囲む構成としてなる請求項2に記載の角速度計測装置。

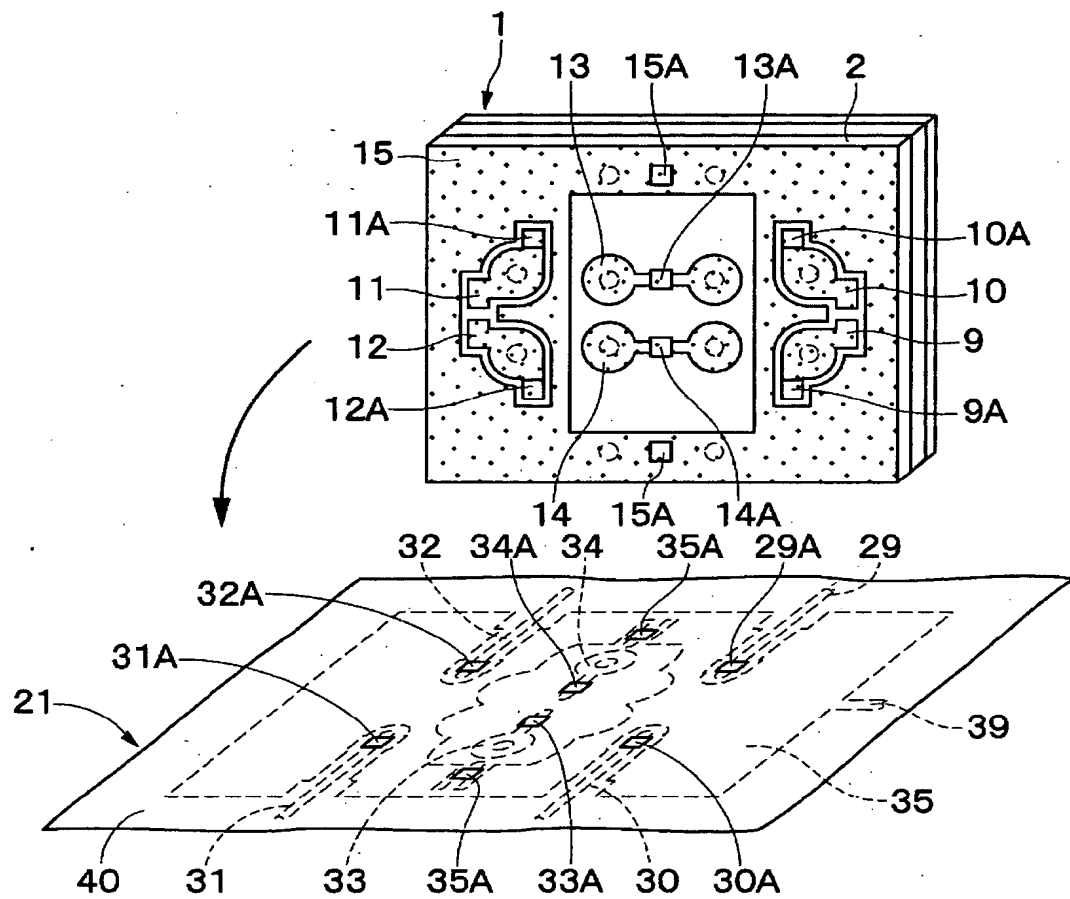
[図1]



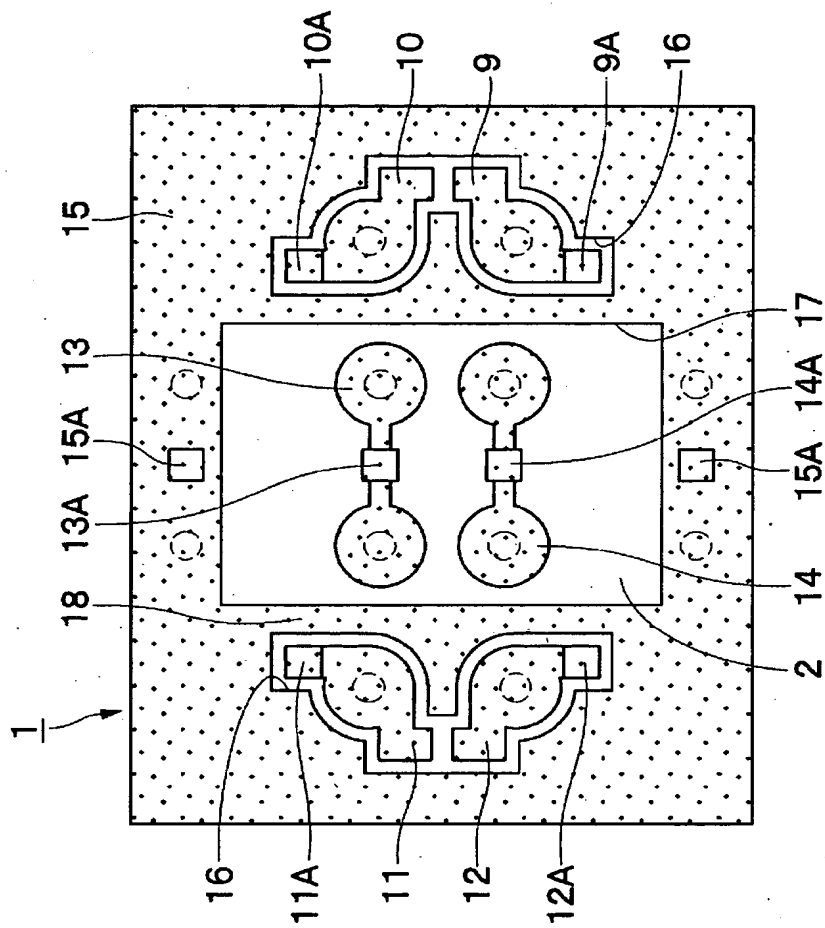
[図2]



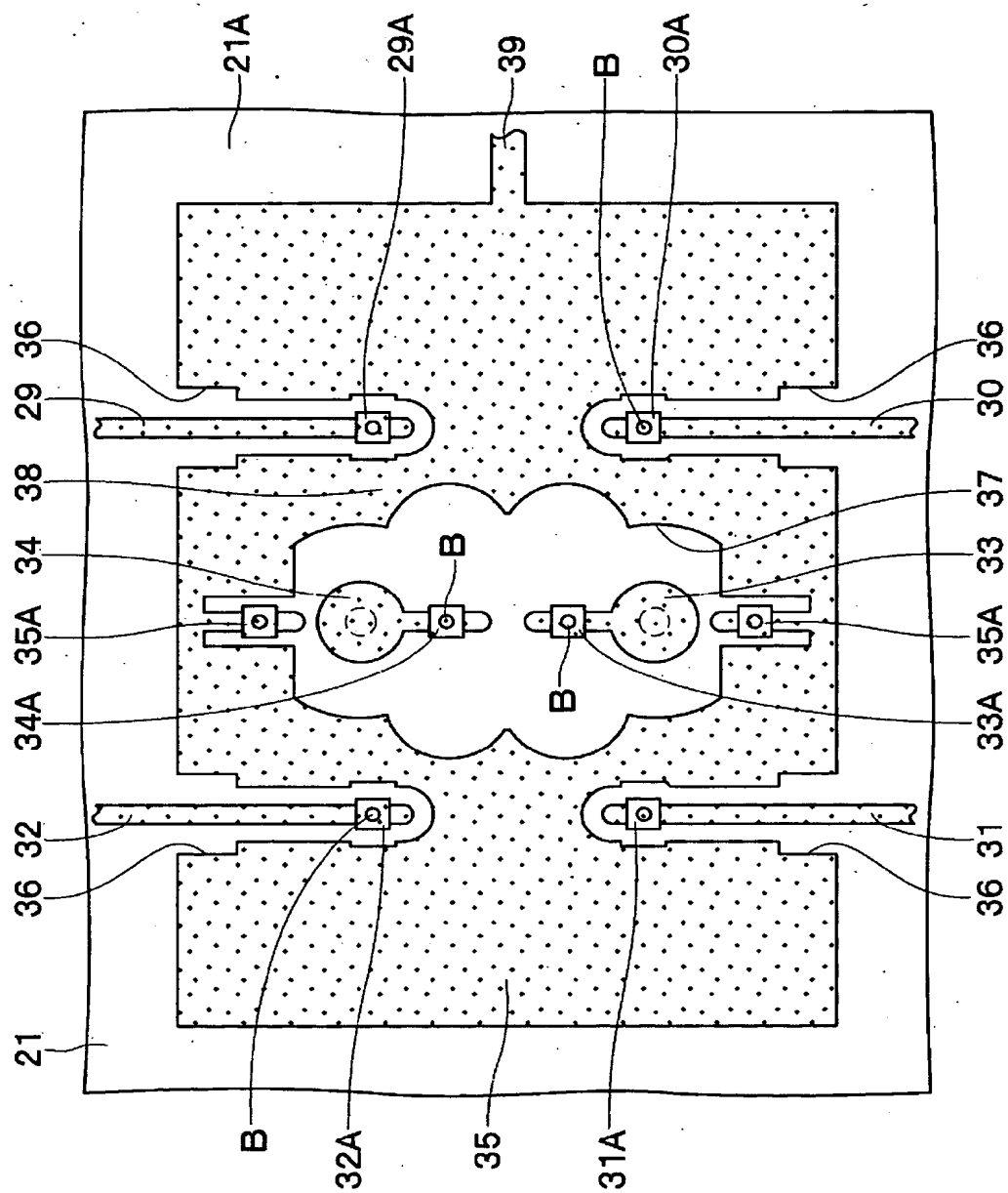
[図3]



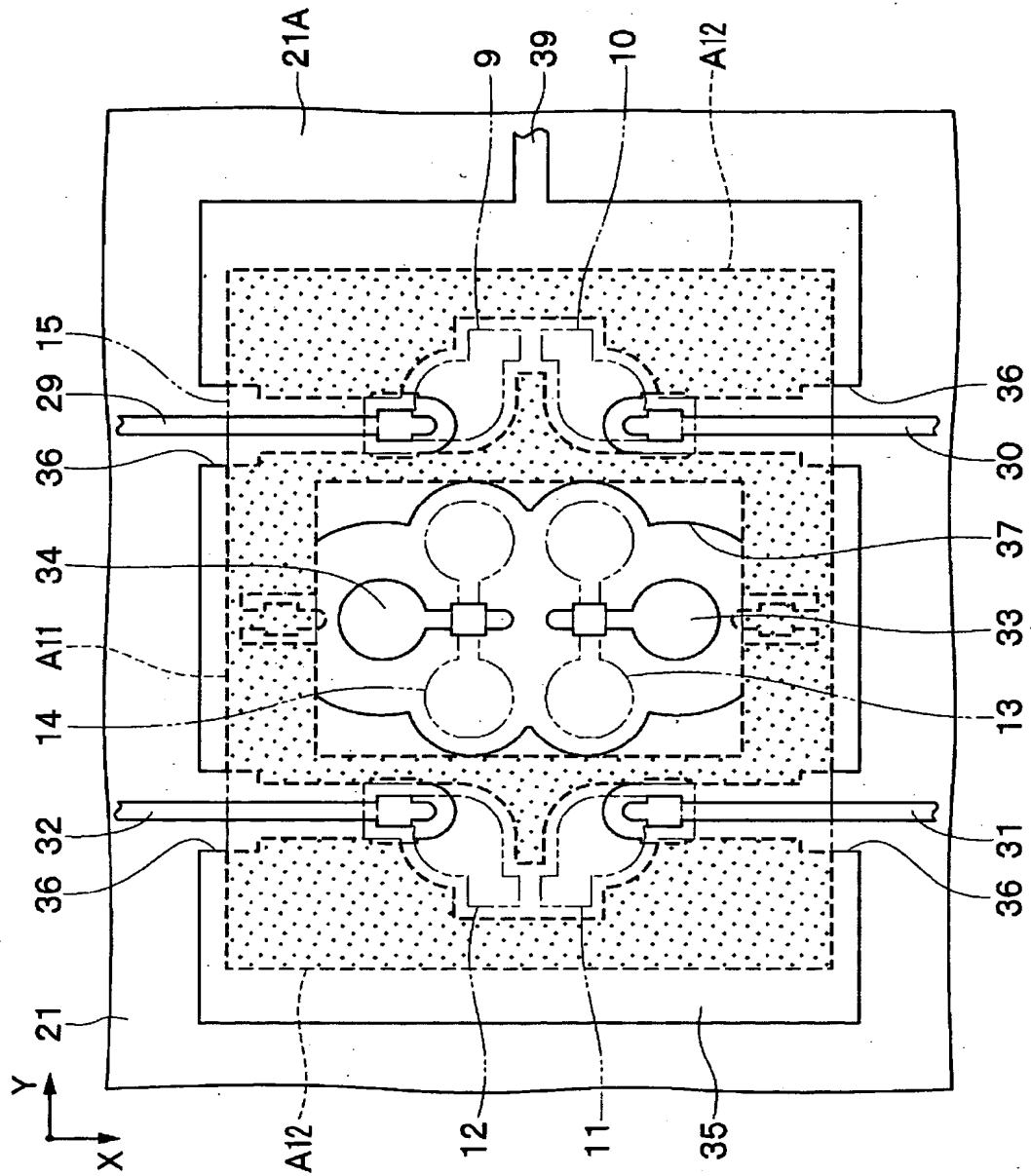
[図4]



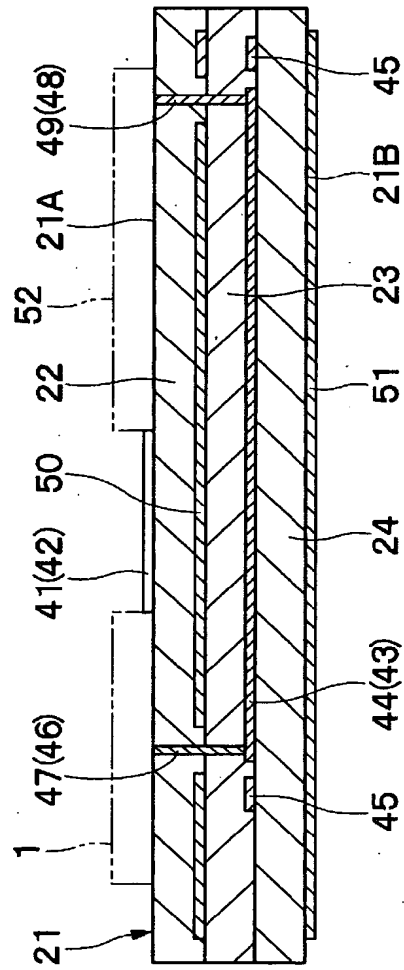
[図5]



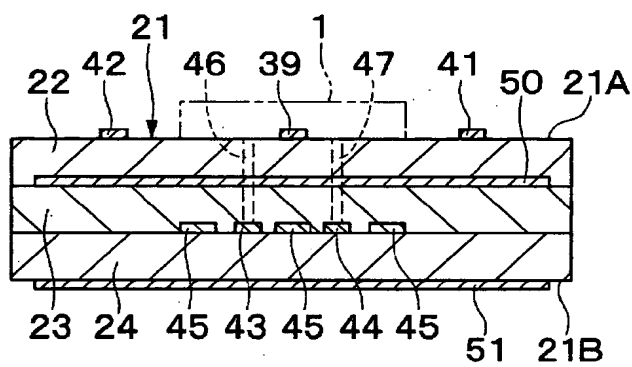
[図6]



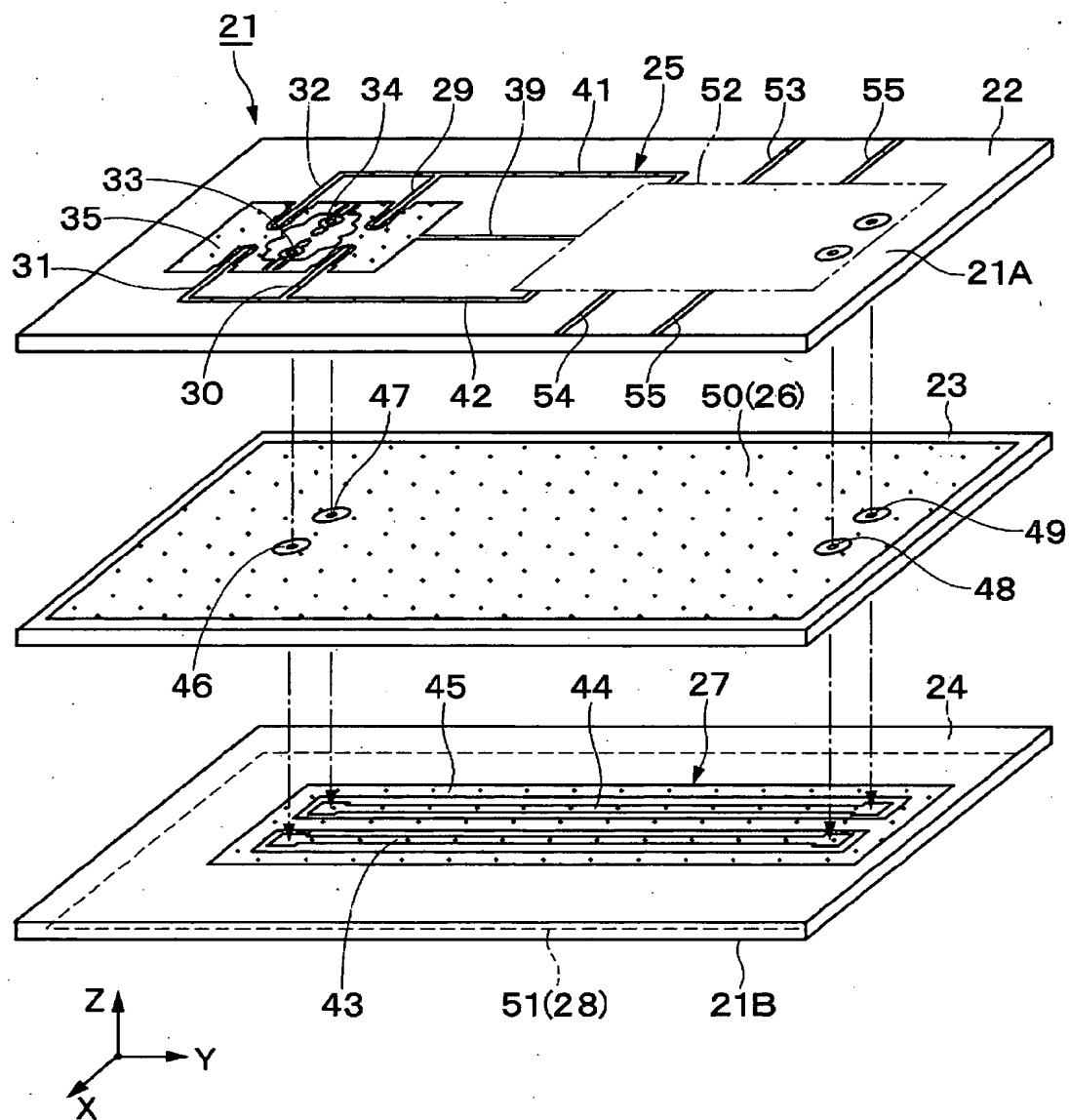
[図7]



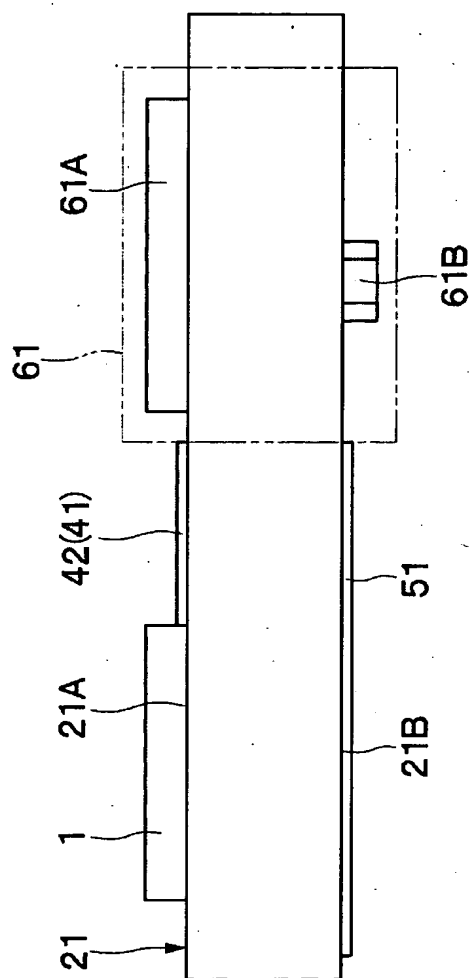
[図8]



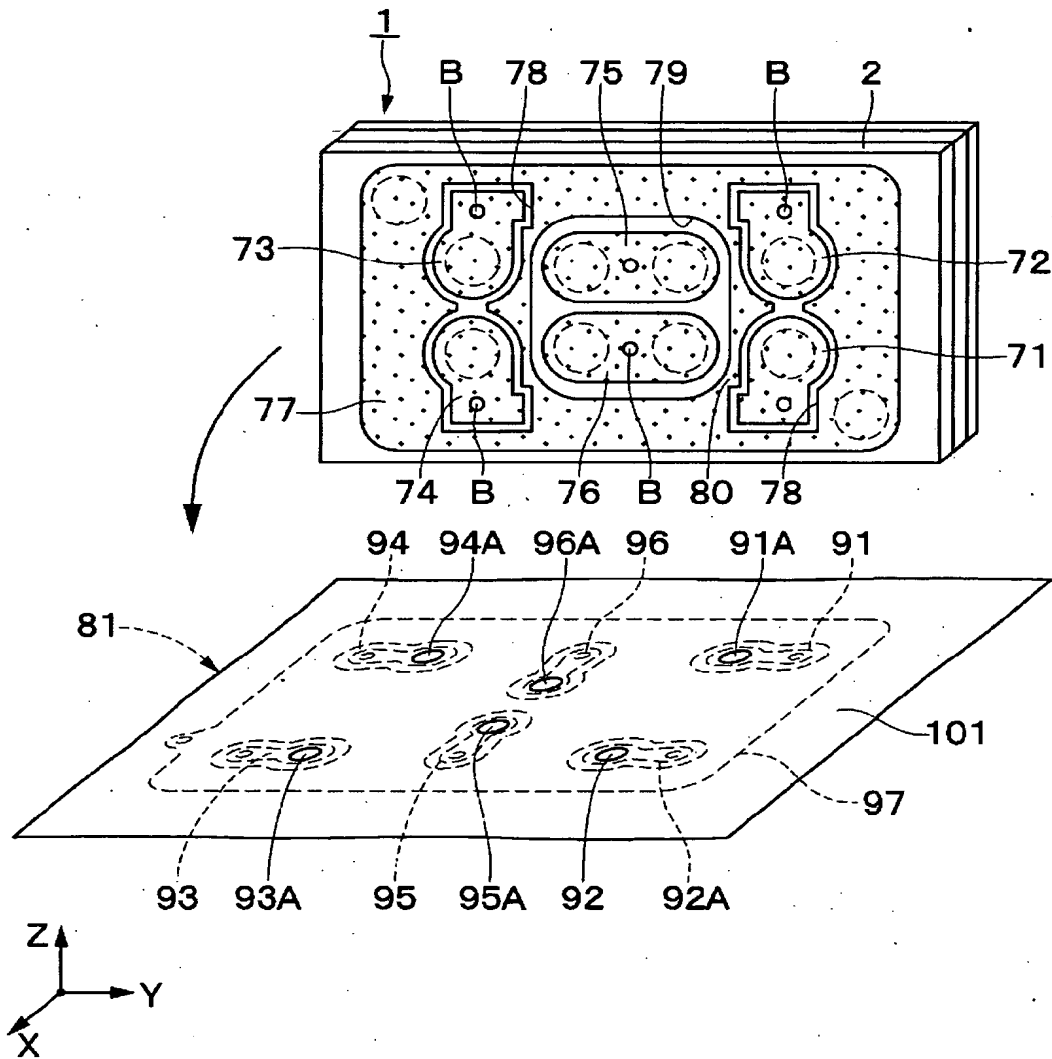
[図9]



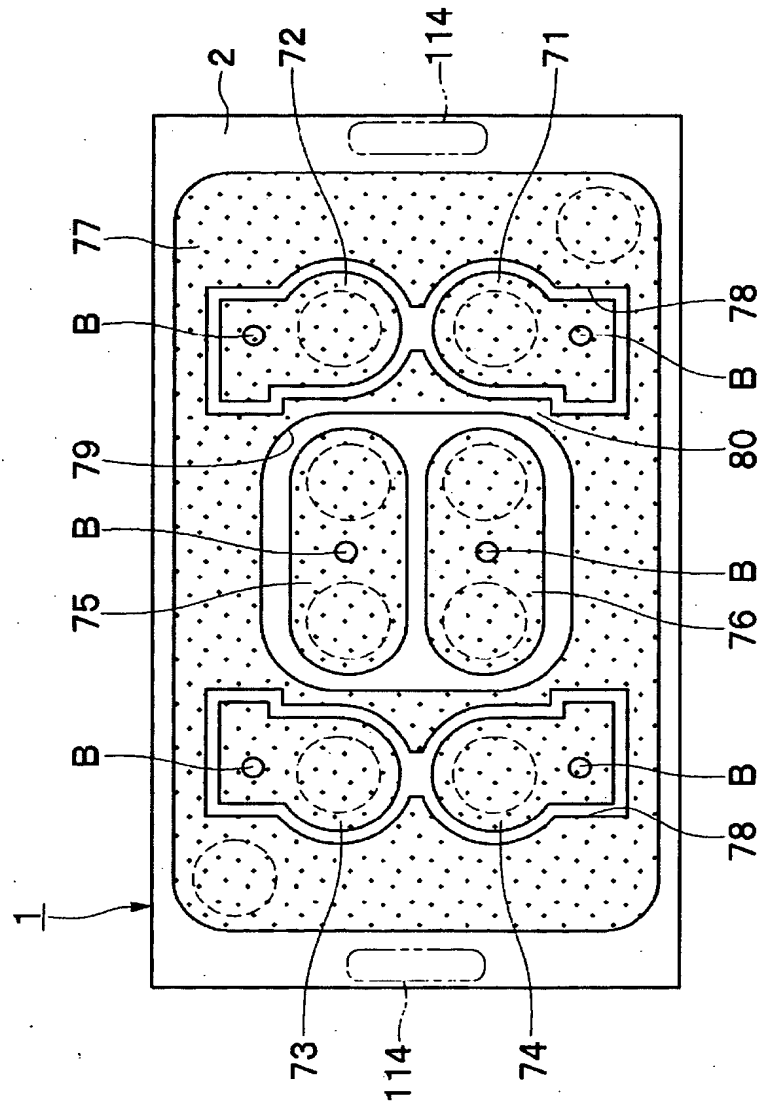
[図10]



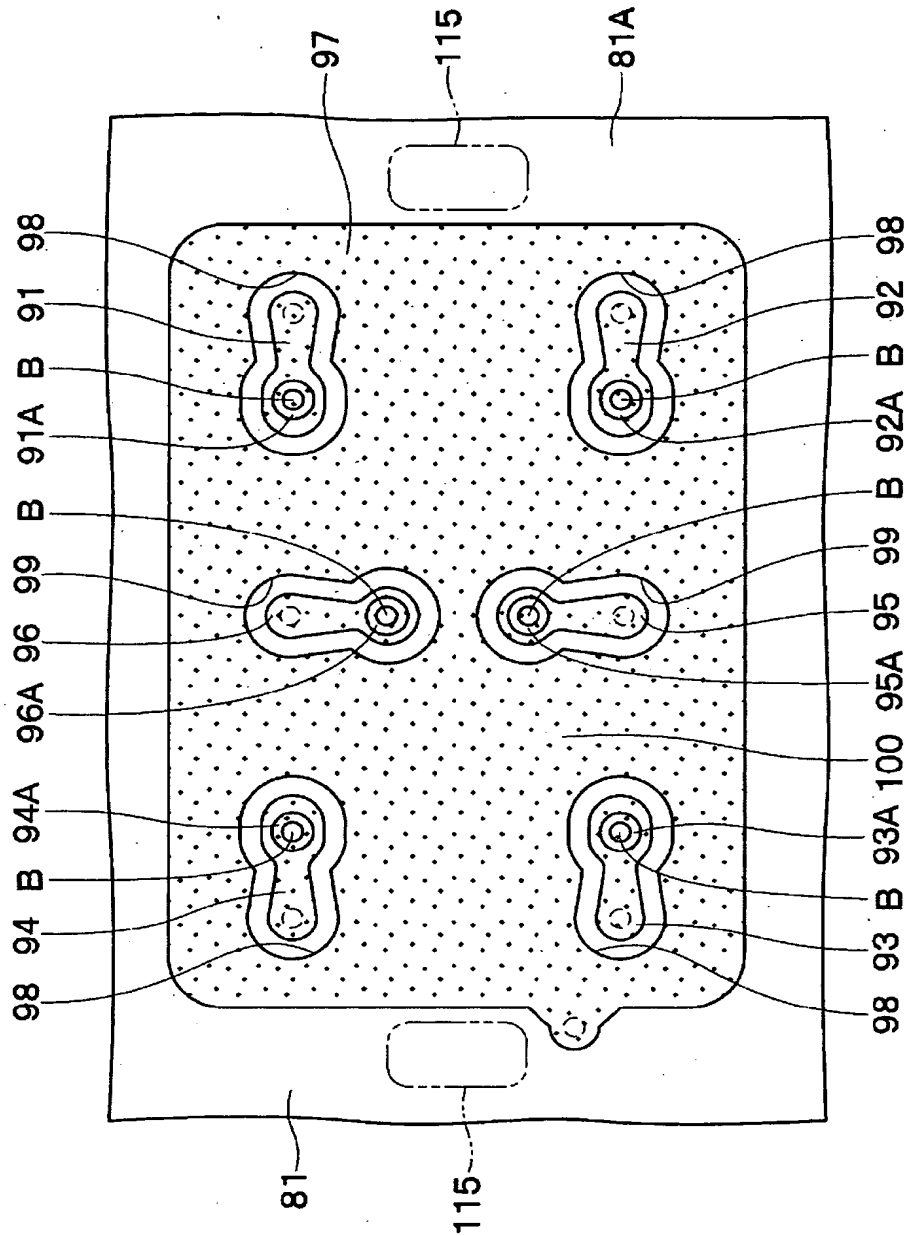
[図11]



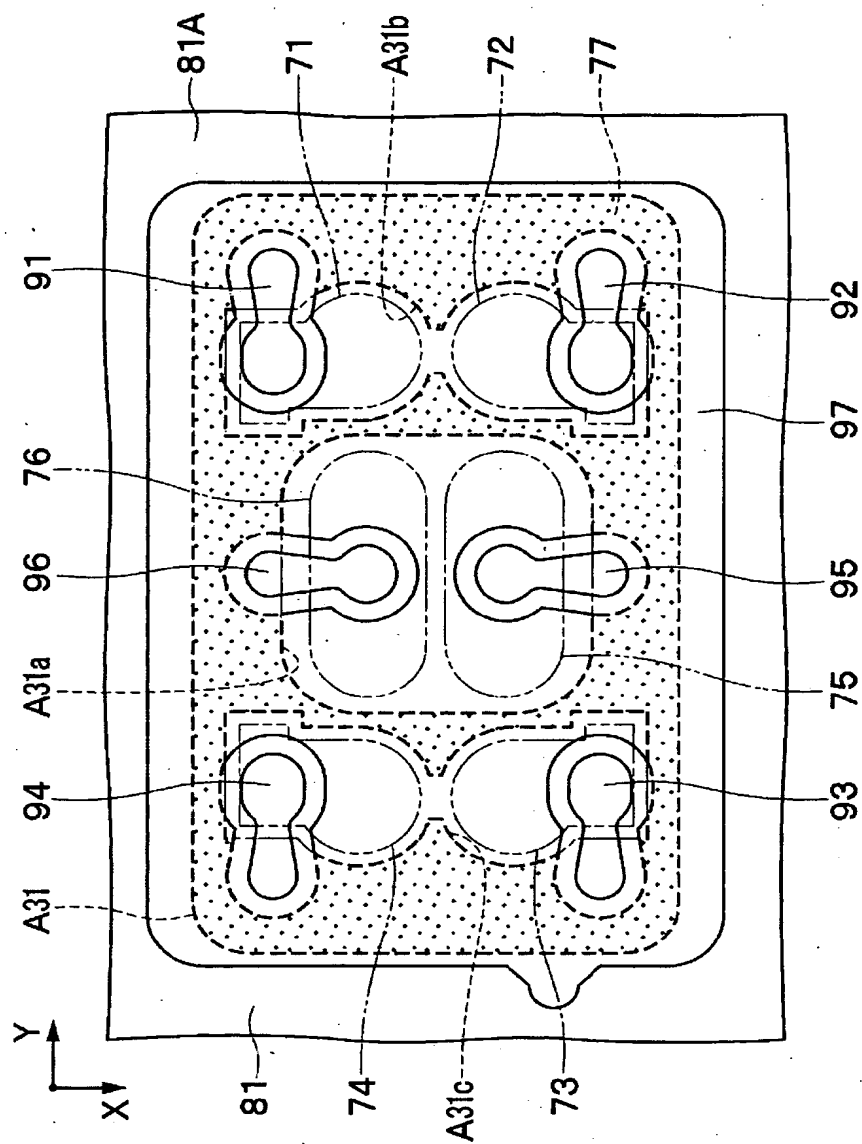
[図12]



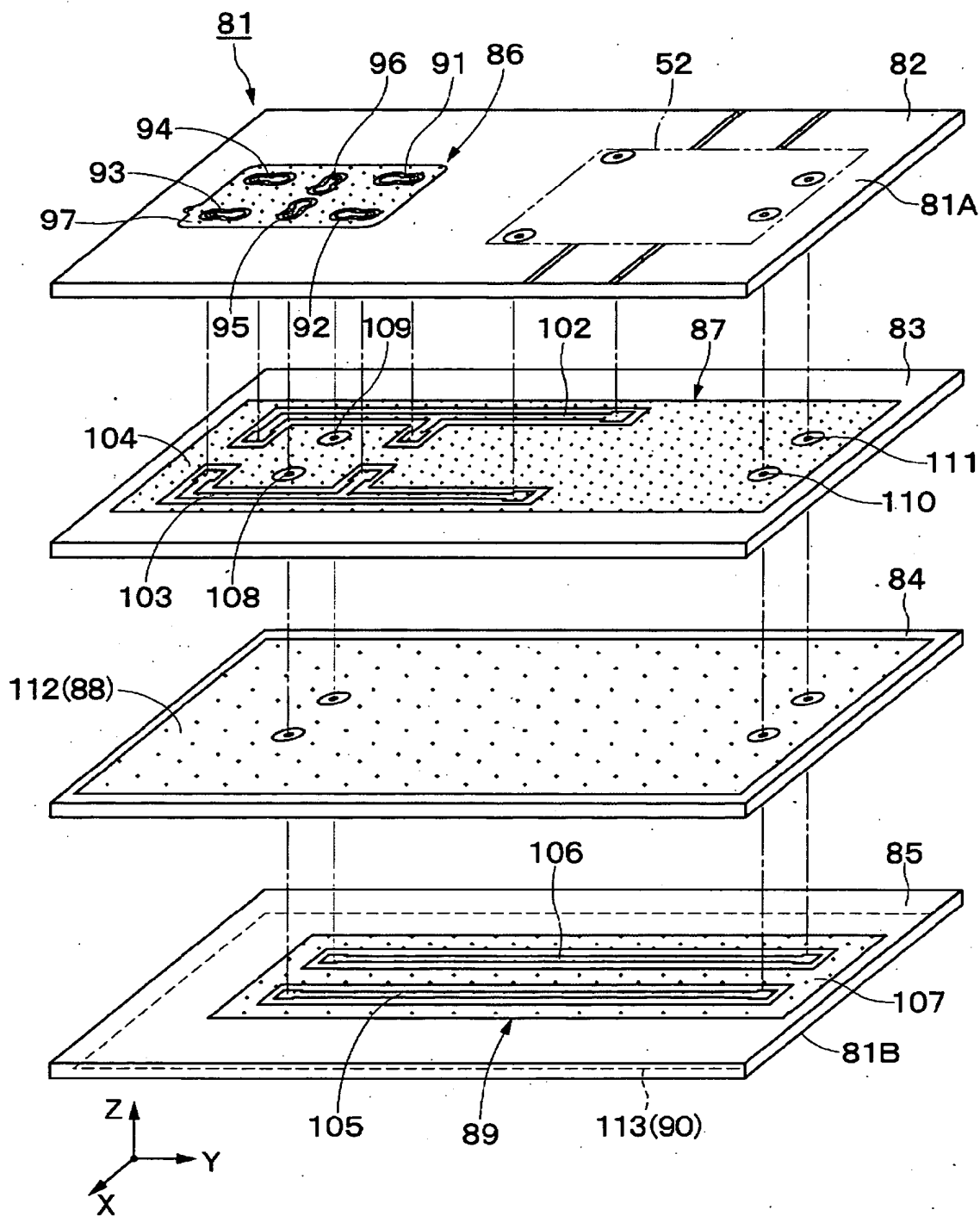
[図13]



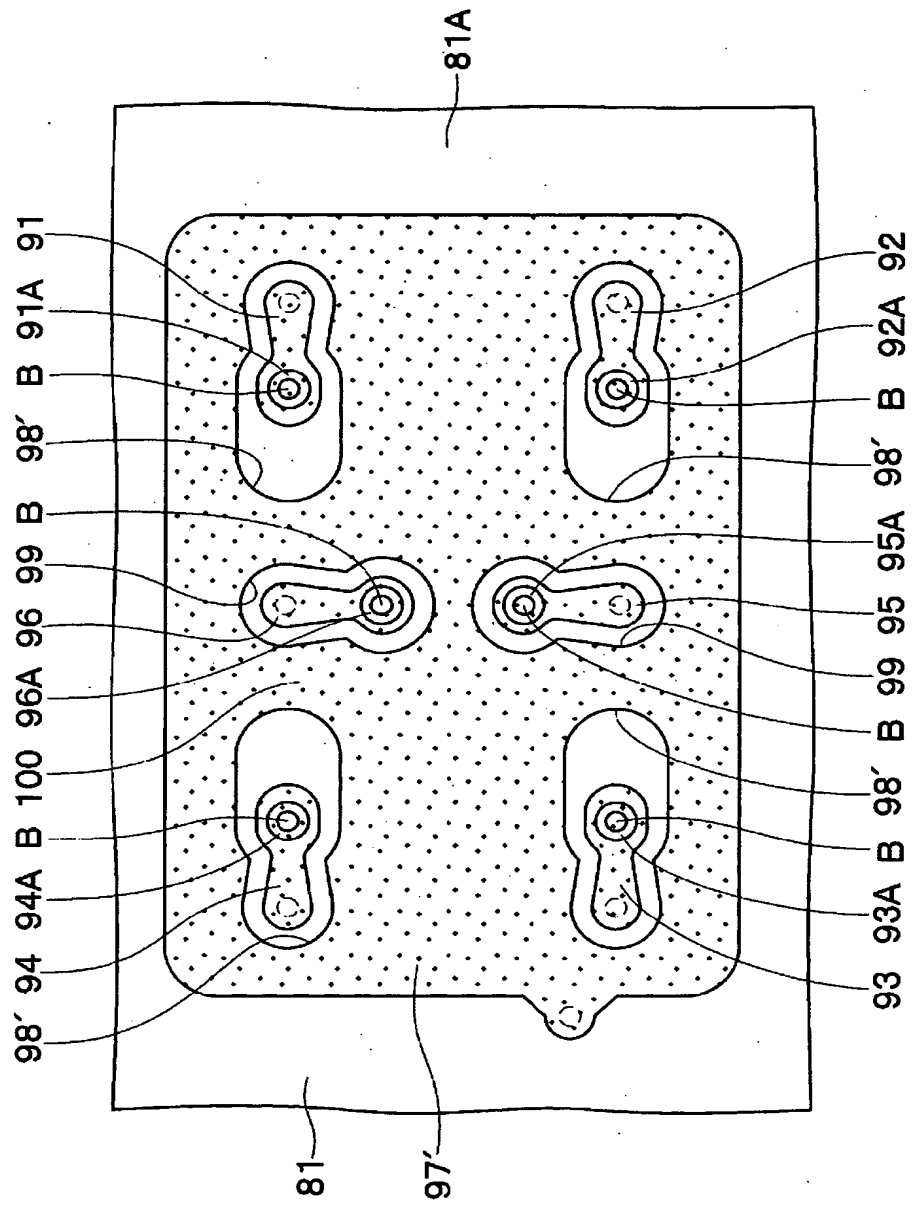
[図14]



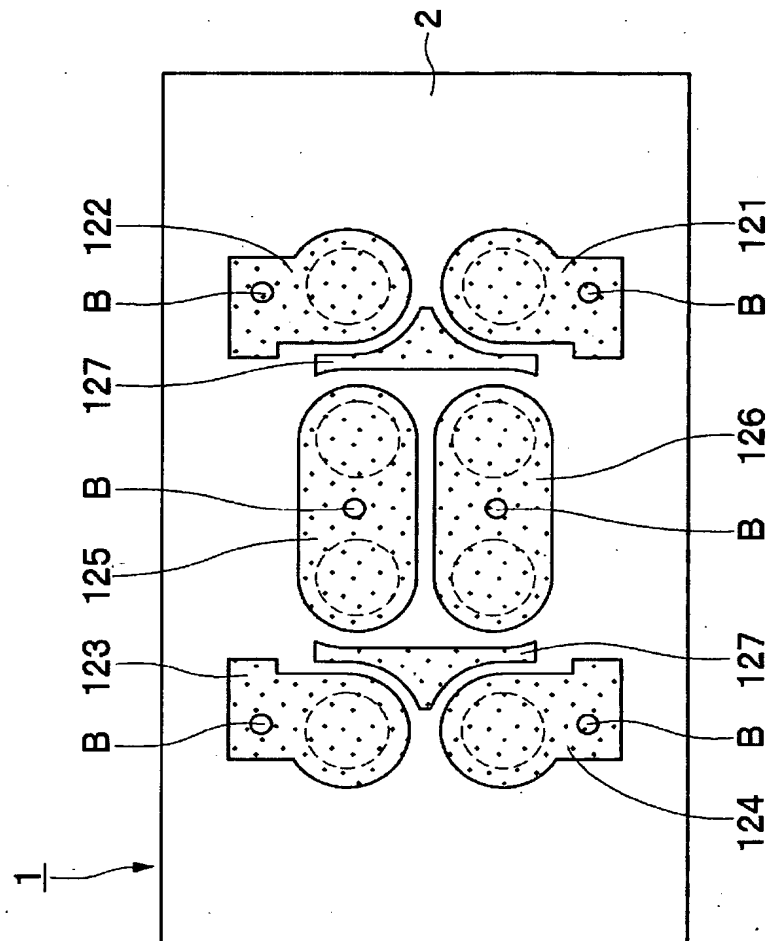
[図15]



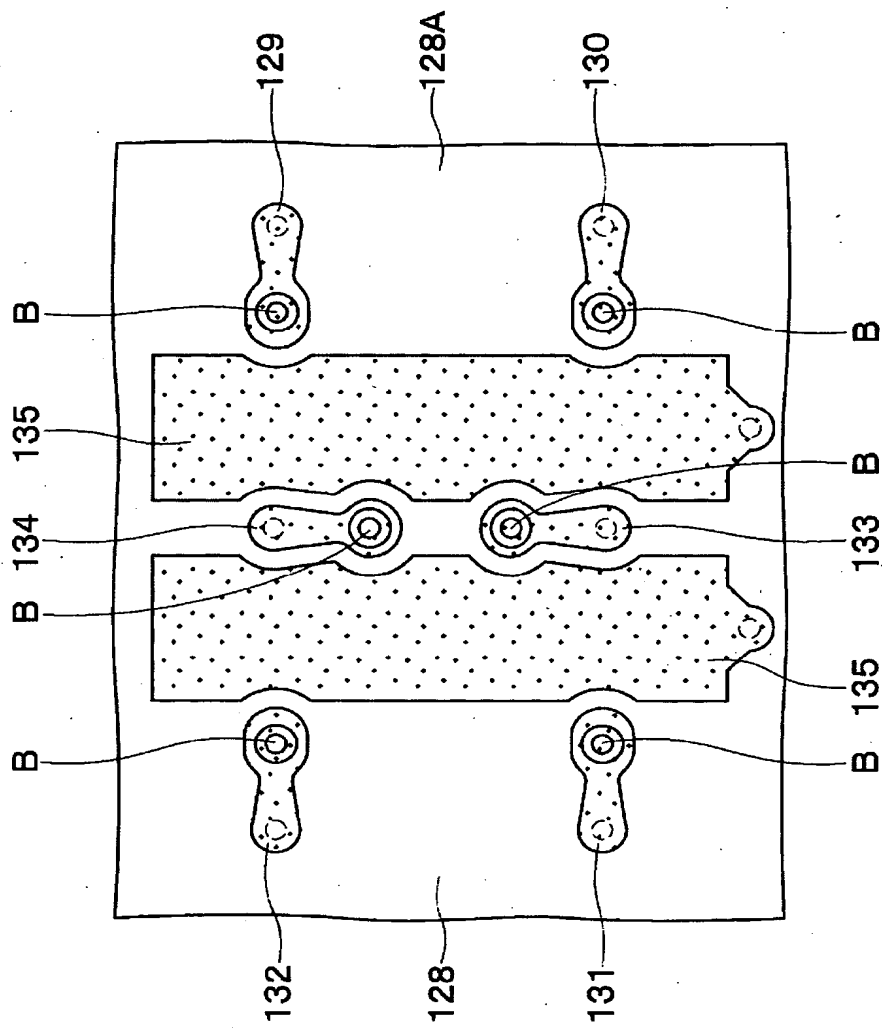
[図16]



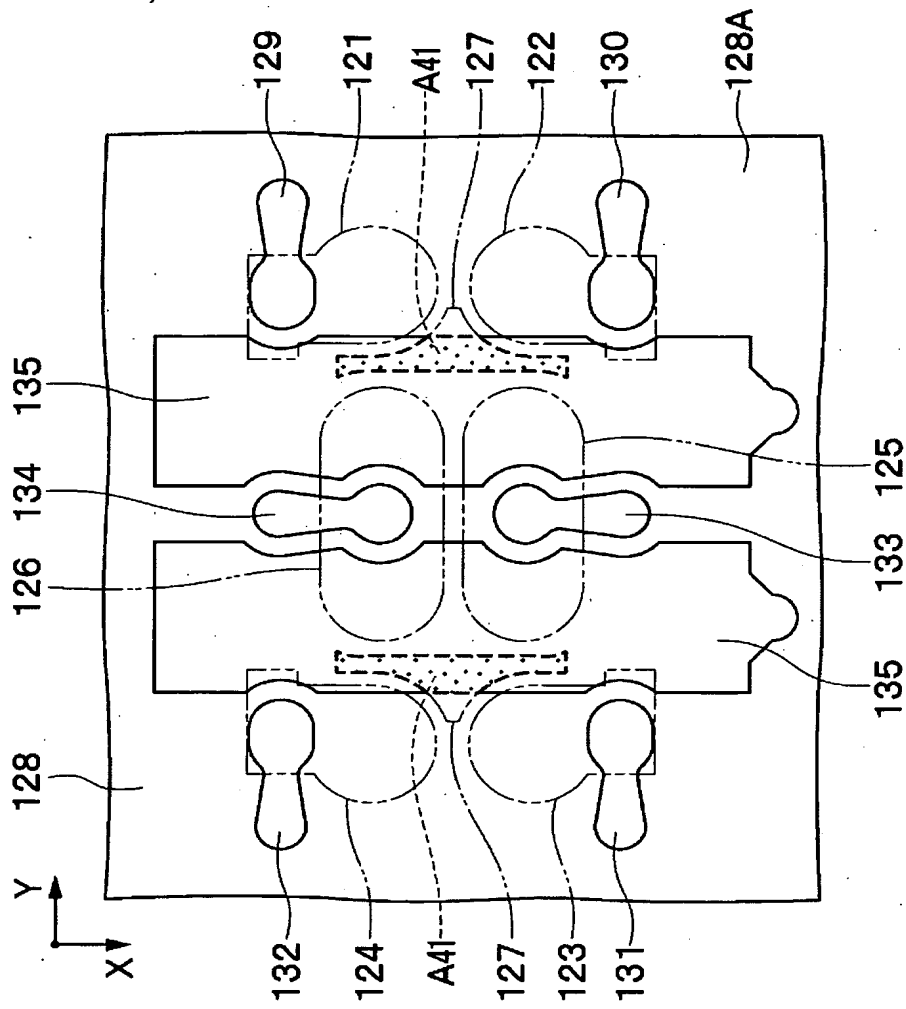
[図18]



[図19]



[図20]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/006756

A. CLASSIFICATION OF SUBJECT MATTER Int.Cl ⁷ G01C19/56, G01P9/04		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) Int.Cl ⁷ G01C19/56, G01P9/04		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2005 Kokai Jitsuyo Shinan Koho 1971-2005 Toroku Jitsuyo Shinan Koho 1994-2005		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2002-48553 A (Sumitomo Precision Products Co., Ltd.), 15 February, 2002 (15.02.02), Par. Nos. [0013] to [0027]; Figs. 1, 2 (Family: none)	1-3
A	JP 2001-201348 A (Alps Electric Co., Ltd.), 27 July, 2001 (27.07.01), Par. Nos. [0024] to [0047]; Figs. 1 to 6 & US 2001/8089 A1 & EP 1118836 A2	1-3
A	JP 10-54723 A (Toyota Motor Corp.), 24 February, 1998 (24.02.98), Par. Nos. [0012] to [0049]; Figs. 1 to 6 & US 6134962 A & EP 825416 A2 & KR 261357 B	1-3
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 04 July, 2005 (04.07.05)		Date of mailing of the international search report 19 July, 2005 (19.07.05)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer
Facsimile No.		Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/006756

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 10-2741 A (Murata Mfg. Co., Ltd.), 06 January, 1998 (06.01.98), Par. Nos. [0017] to [0021]; Figs. 1 to 7 (Family: none)	1-3

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl.⁷ G01C19/56, G01P9/04

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl.⁷ G01C19/56, G01P9/04

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2005年
日本国実用新案登録公報	1996-2005年
日本国登録実用新案公報	1994-2005年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 2002-48553 A (住友精密工業株式会社) 2002.02.15, 段落【0013】～【0027】、【図1】、 【図2】 (ファミリーなし)	1-3
A	JP 2001-201348 A (アルプス電気株式会社) 2001.07.27, 段落【0024】～【0047】、 【図1】～【図6】 & US 2001/8089 A1 & EP 1118836 A2	1-3

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」 口頭による開示、使用、展示等に言及する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」 同一パテントファミリー文献

国際調査を完了した日

04.07.2005

国際調査報告の発送日

19.7.2005

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

関根 洋之

2S

8803

電話番号 03-3581-1101 内線 3258

C (続き). 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 10-54723 A (トヨタ自動車株式会社) 1998. 02. 24, 段落【0012】～【0049】, 【図1】～【図6】 & US 6134962 A & EP 825416 A2 & KR 261357 B	1-3
A	JP 10-2741 A (株式会社村田製作所) 1998. 01. 06, 段落【0017】～【0021】, 【図1】～【図7】 (ファミリーなし)	1-3